

マルチレート対応小型プラグブル光リンクの技術開発

田中 啓二*・古館 清吾・本 昭宏
 関 守弘・高木 敏男・吉川 智
 佐伯 智哉・田中 弘巳・石橋 博人
 上坂 勝己

Development of Multi-Rate Small Form-Factor Pluggable Optical Transceiver — by Keiji Tanaka, Seigo Furudate, Akihiro Moto, Morihiro Seki, Toshio Takagi, Satoshi Yoshikawa, Tomoya Saeki, Hiromi Tanaka, Hiroto Ishibashi and Katsumi Uesaka — The authors have successfully demonstrated a multi-rate optical transceiver in the small form-factor pluggable (SFP) platform for applications from OC-3 up to 4GFC. For the purpose of providing multi-rate operation, the authors have developed the following three technologies: a multi-rate receiver optical subassembly (ROSA) with a gain-selectable transimpedance amplifier (TIA), a dual-loop automatic power controller (APC) based on the peak level hold function, and a front facet monitor transmitter optical subassembly (FFM-TOSA). In addition, a common platform for applications from OC-3 up to 4GFC was established by using these multi-rate designs. This common platform can contribute to the reduction of production cost and also to the reduction of inspection cost by the use of dual-loop APC.

1. 緒言

SFP (Small Form factor Pluggable)⁽¹⁾ を代表とする小型プラグブル光リンクは、ネットワーク機器及び光通信機器の光ポートの活線挿抜を実現する光トランシーバであり、当社は2001年からOC-48 (2.48832Gb/s) 以下の伝送速度に対応したSFP製品^{(2),(3)}を出荷している。SFPの優れた汎用性は、適用範囲を従来のSONET/SDHシステムから、イーサネットやファイバチャネル等の多様なアプリケーションに広げ、今や4GFC (4.25Gb/s) までの伝送速度をカバーするに至っている。その結果、大多数の光通信機器メーカーに数多くの品種のSFPが採用されている。こうした状況の中、光通信機器の弾力的な運用実現とコスト削減の為、伝送速度毎に異なる品種のSFPを使う代わりに、どの伝送速度でも動作する汎用性の高いマルチレートSFPの実現が期待されるようになった。そこで筆者らは、伝送速度毎にゲインと帯域を変更可能なマルチレートTIA (Trans-Impedance Amplifier) を搭載したマルチレートROSA (Receiver Optical Sub Assembly)、消光比を自動制御する為のピーク検出型APC (Automatic Power Control) 回路を搭載したトランシーバICとFFM-TOSA (Front Facet Monitor-Transmitter Optical Sub Assembly) を開発することで、OC-3から4GFCまでの全品種の基本設計共通化と低コスト化が可能であることを示した。

2. マルチレートSFPの構成

今回試作したマルチレートSFPの内部写真を**写真1**に、ブロック構成図を**図1**に示す。主要構成部品は、①筐体、②基板 (トランシーバIC、CPUを含む)、③マルチレートROSA、④FFM-TOSAである。①、②はSFPの全品種で共用でき、③と④はSFP品種毎の光学要求特性に応じて交換される。ただしマルチレートROSA内部に使用されるトランスインピーダンスアンプは全品種で同じICが使用可能となる。

マルチレートSFPによる主要品種統合例を**表1**に示す。受信機側の特性変更だけでなく、光送信パワー、消光比、

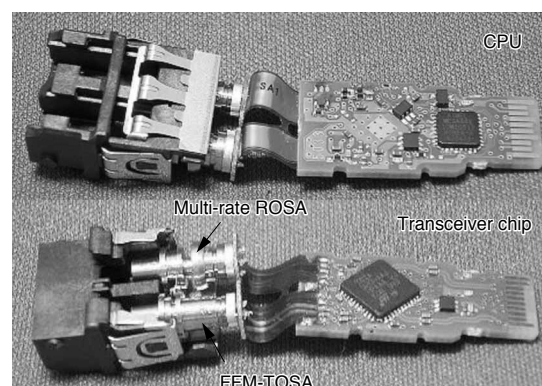


写真1 マルチレートSFPの内部写真

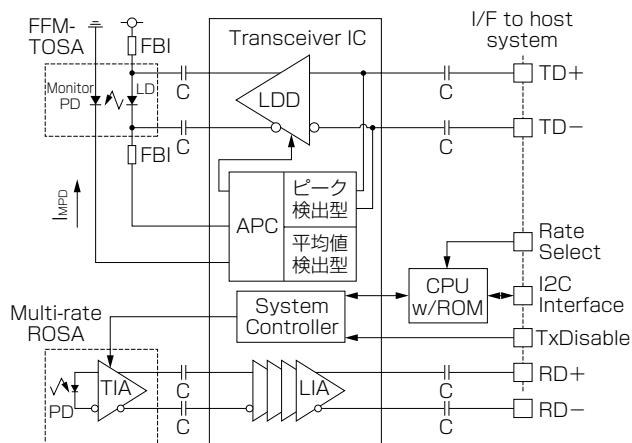


図1 マルチレートSFPのブロック構成

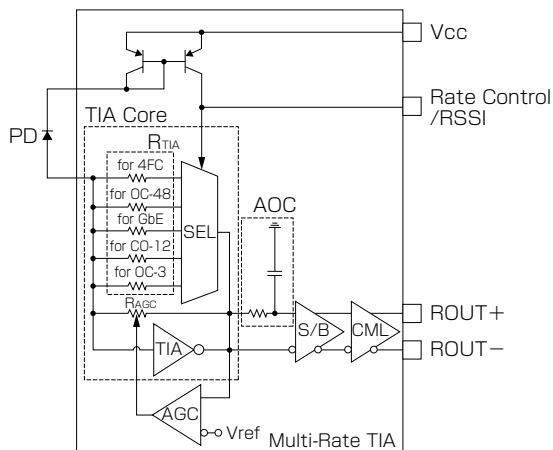


図2 マルチレートROSAのブロック構成

表1 マルチレートSFP対応品種 (除くAPD)

TOSA (LD)	1310nm FP	1310nm DFB	1550nm DFB
OC-3 IR-1	A		
OC-3 LR-1		C	
OC-3 LR-2			D
OC-12 IR-1	A		
OC-12 LR-1		C	
PC-12 LR-2			D
100-SM-LC-L	B		
1000Base-LX	B		
1000Base-ER		C	
200-SM-LC-L	B		
OC-48 SR-1	B		
OC-48 IR-1		C	
OC-48 IR-2			D

アラーム判定レベル等を変更する事でAからDの4品種に統合出来る。

2-1 マルチレートROSA 今回開発したマルチレートROSAのブロック構成を図2に示す。PIN-PDで受光された信号は電流に変換され、今回開発したマルチレートTIAで電流-電圧変換し、増幅される。マルチレートTIAはOC-3/OC-12/GbE/OC-48/4GFCの5種類の伝送速度(155.52/622.08/1250/2488.32/4250Mb/s)に対応した5種類の帰還抵抗 R_{TIA} を内蔵している。Rate Controlピンより供給される電圧を選択回路SELで判定し、 R_{TIA} が1つ選択される。この結果、伝送速度毎に適切な帯域幅とゲインに設定される。TIAにはAGC (Automatic Gain Control) 回路が内蔵されており、 R_{TIA} と並列に挿入された可変抵抗RAGCをAGC回路が制御し、入力光パワーに応じて帰還抵抗が制御される。TIAコア部の出力信号は、AOC (Automatic Offset Canceller) 回路によりその平均値が抽出

され、シングル-差動変換回路を通して増幅される。CML (Current Mode Logic) で増幅された差動信号は、ROSAの出力ピンからトランシーバICへ出力される。TIA内には低速信号を抑圧する2つの回路 (AGC,AOC) があるが、OC-3の伝送信号品質に劣化が生じない低域カットオフ周波数を設定している。Rate Controlピンは、RSSI (Received Signal Strength Indicator) ピンと共用されており、従来の5ピン ϕ 4.5mmの同軸パッケージをそのまま利用できる。

図3にRate Controlピンの電圧 (以下モード) を変更した時のマルチレートROSAのトランスインピーダンス利得 (以下 Z_t) 周波数特性を示す。図中5つの曲線がそれぞれ5つの伝送速度に対応している。4GFCモードで若干の帯域不足 (伝送速度の50%) が見られるが、各モードで適切な Z_t と帯域に制御されている。消費電力はOC-48モードで約120mWであり、モード毎に消費電力を最適化している。このTIAは0.25 μ mのSiGe-BiCMOSプロセスで設計を行った。

この結果、OC-3から4GFCまでの伝送速度に対応したマルチレートROSAの技術開発に世界で初めて成功した。ま

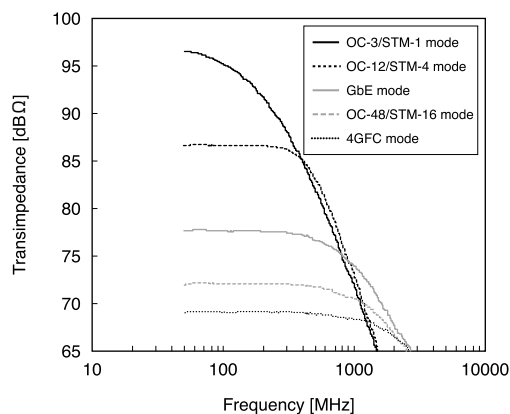


図3 マルチレートROSAのトランスインピーダンス周波数特性

た、TIAの共通化により、シングルレートの光リンク製品のコスト低減できることを示した。

2-2 マルチレートトランシーバIC 今回開発したトランシーバICは、LDD (Laser Diode Driver)、APC、LIA (Limiting Amplifier)、システムコントローラが集積されている。トランシーバICは外部のCPUと通信するSPIインターフェースを持っており、CPUはマルチレート動作の制御や監視等行う。

マルチレート化に伴い、複数の伝送速度での調整・検査による製造コスト増加が懸念される。そこで光送信機の調整・検査コストを低減する為、**図1**に示す様に従来の平均値検出型APCに加えてピーク検出型APCを本ICに内蔵した。

ピーク検出型APCは光出力パワーと消光比を自動制御できるため、調整・検査コストを低減する事が出来る。しかし、伝送速度の高速化に伴い、モニタPDも高速動作させる必要から、受光径の小さい低容量のモニタPD⁽⁵⁾が必要になる。この影響で光信号の検出感度が低下し、製造歩留が悪化する問題があった。そこで筆者らは、歩留と高速化を両立させる以下の3つの対策⁽⁶⁾を実施した。

- (1) FFM-TOSAによる光信号検出感度の安定化とPD容量を3pFへ低減(従来は10pF程度)
- (2) LDの駆動方式を差動とし、高速動作時のTOSA内部の自己クロストークノイズの放射源を抑圧
- (3) 3pFのPD容量により不足する帯域を補正するAC参照信号源

図4にピーク検出型APCのブロック構成を示す。モニタ側に接続されたTIAはPD容量とその入力抵抗によって700MHz程度に帯域制限されている。一方参照側のTIAは、AC参照信号源からの参照信号がモニタ側と同じ700MHz程度に帯域制限される。この帯域はIC内部の可変容量Cadjで調整できる。AC参照信号源は、LDDの差動送信信号を複製し、調整目標となるトップ値(光信号の1レベルP_Tに対応)とボトム値(0レベルP_Bに対応)に調整された参照電流(交流)を出力する。APCの参照値がモニタ側と同様に帯域制限される為、TIAの帯域が伝送速度以下であっても、消光比は一定に保たれ、ピーク検出型APCの動作速度

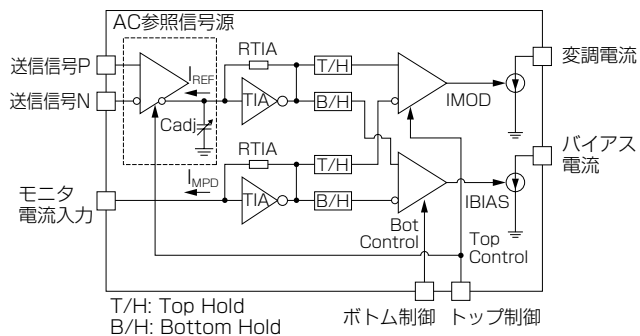


図4 ピーク検出型APCのブロック構成

を拡大できる。2つのTIA出力は、それぞれトップ・ボトムホールド回路に入力され、トップ値とボトム値が抽出される。モニタ側と参照側の2つのトップ値は比較増幅され、その出力がLDDの変調電流源を制御する。一方でモニタ側と参照側の2つのボトム値は比較増幅され、その出力がLDDのバイアス電流源を制御する。

LDからモニタPDへの自己クロストーク雑音対策として、LDDとLD間は**図1**の様に交流結合で差動駆動される。従ってバイアス電流は平均光パワー、変調電流は消光比に一致する。この場合、光出力のP_BとP_Tは次式で与えられる。

$$P_B = \frac{I_{REFB} K_B + (\eta_{PD} P_T - I_{REFT}) K_M - I_{th} \eta_{LD} \eta_{PD}}{(I + K_B) \eta_{PD}} \dots\dots\dots(1)$$

$$P_T = \frac{I_{REFT} K_M + (I_{REFB} - \eta_{PD} P_B) K_B - I_{th} \eta_{LD} \eta_{PD}}{(I + K_M) \eta_{PD}} \dots\dots\dots(2)$$

ここで、

K_B : バイアス側ループ利 (V/V) ,

K_M : 変調側ループ利得 (V/V) ,

I_{REFB} : ボトムレベル参照電流 (A) ,

I_{REFT} : トップレベル参照電流 (A) ,

I_{th} : LDしきい値電流 (A) ,

η_{LD} : LDスローブ効率 (W/A) ,

η_{PD} : PD効率 (A/W) .

となる。(1)式は右辺にP_Tを、(2)式は右辺にP_Bを含むことから、ループ間に双方向の干渉が発生し、ループの安定性が悪化してしまう。そこで、K_B>>K_M>>1かつI_{th} η_{LD}<<1にできれば、(1)、(2)式は以下の様に簡略化出来る。

$$P_B = \frac{I_{REFB}}{\eta_{PD}} - \frac{I_{th} \eta_{LD}}{I + K_B} \dots\dots\dots(3)$$

$$P_T = \frac{I_{REFT}}{\eta_{PD}} + \frac{(I_{REFB} - \eta_{PD} P_B) K_B}{(I + K_M) \eta_{PD}} - \frac{I_{th} \eta_{LD}}{I + K_M} \dots\dots\dots(4)$$

この結果、干渉はP_BからP_Tへ一方向化されループがより安定化される。通常I_{th} η_{LD}<<1なので、回路設計でK_B>>K_M>>1になるように設計すればよい。残ったP_BからP_Tへ干渉を抑圧する為、**図5**に示す様にボトムレベルを先行して安定化させ、その後トップレベルを制御するシーケンス制御を採用した。トップレベルが定常値に達するまでの応答時間は約60μsecでMSA規格⁽¹⁾を十分満足できる。

図6は、ピーク検出型APCの動作時におけるOMA (Optical Modulation Amplitude) と平均光パワー伝送速度依存性を示したものである。伝送信号としてPRBS2⁵-1を入

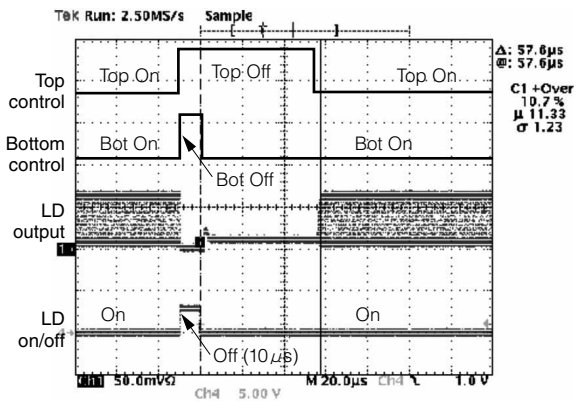


図5 ピーク検出型APCのシーケンス制御

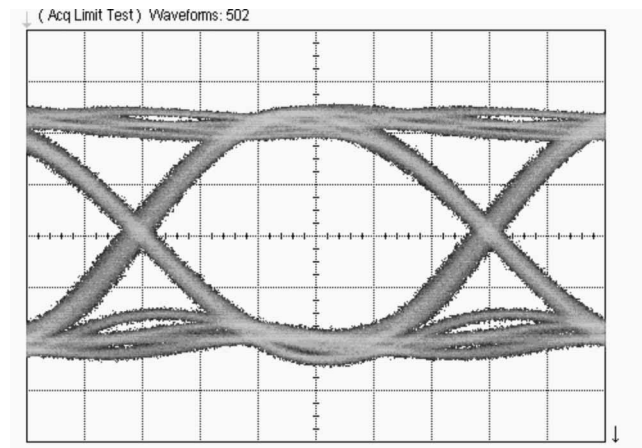
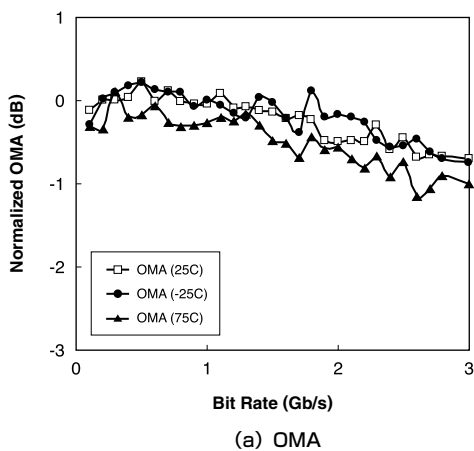
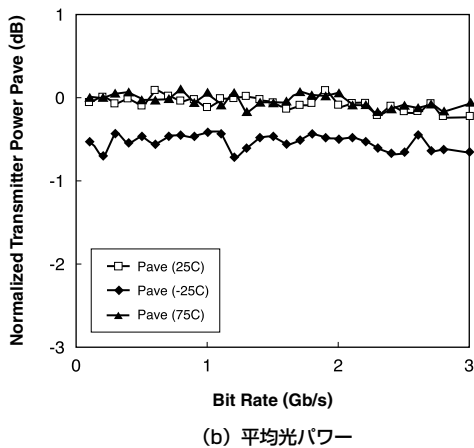


写真2 4GFC光送信波形（ベッセルトムソンフィルタ有り）



(a) OMA



(b) 平均光パワー

図6 ピーク検出型APCの伝送速度依存

力した場合、AC参照信号源の効果によりOMA、光パワー共に伝送速度（3Gb/sまで）に依存しない事がわかる。消費電力は、広帯域なTIAが不要な為、従来の平均値検出型APCと比較して、約40mWの増加に抑える事が出来た。

LDDは当社製TOSAに合わせて最適設計を行い、LDDの出力インピーダンスは、ICプロセスのばらつきに応じて、

微調整出来るように設計されている。4GFC（400-SM-LC-L）における光送信波形（常温）を写真2に示す。43%の良好なパルスマスクマージンと5psec（rms）の低ジッタ特性を確認できた。

4段の多段アンプで構成されるLIAは、40dB以上のゲイン、約3.3GHzの帯域幅を持っており、伝送速度に応じて帯域や入力インピーダンス、消費電力を最適化する事が出来る。システムコントローラは外部CPUとの通信、トランシーバIC内部の状態監視、各アナログ部のモニタ、制御を行っている。このトランシーバICは0.35μmのSiGe-BiCMOSプロセスで設計され、OC-48モードにおけるLD消光時の待機電力は約250mWである。またモード毎に消費電力が最適化されている。

2-3 FFM-TOSA 従来のTOSAに内蔵されているモニタPDは、光ファイバに結合する光（前面光）ではなく、LDチップ後方から出射される光（後面光）をモニタする位置に配置されてきた。この場合、LDチップから出射される光の前後方比の温度特性によって、APC回路が光ファイバに結合する光パワーを正確に制御できないという問題があった。

図7はFFM-TOSA⁽⁷⁾の内部断面図を示す。LDとPDを実装するステム上に形成されたV字状の30度の傾斜面にLDとPDが実装されている。PDの表面はHRコーティングされており約90%の入射光を反射する様に設計されている。LDから出射された前面光は、PD表面でレンズ方向に反射され、レンズを通して光ファイバに結合される。一方PD表面で反射されずにHRコーティング面を透過した10%程度の光はPDで吸収され、LDからの前面光がモニタされる。写真3は新たに開発を行った前面光モニタ用HRコーティング付きのPDである。PD径はφ100μmであり、動作バイアス条件での容量は約3pFである。ワイヤボンディングに必要な電極パッドは、ワイヤによる遮光を防ぐため、PDから可能な限り遠くに配置している。今回開発

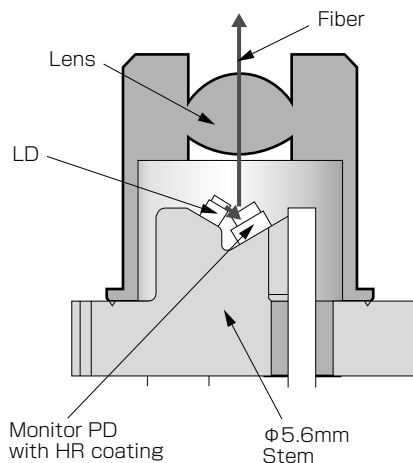


図7 FFM-TOSAの内部断面図

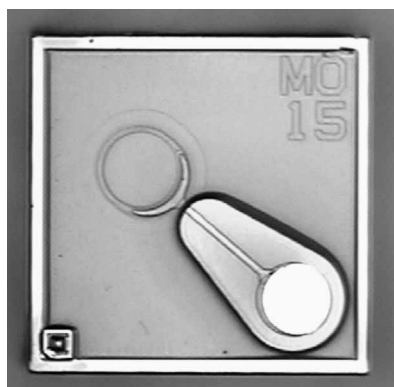


写真3 HRコーティング付きモニタPD

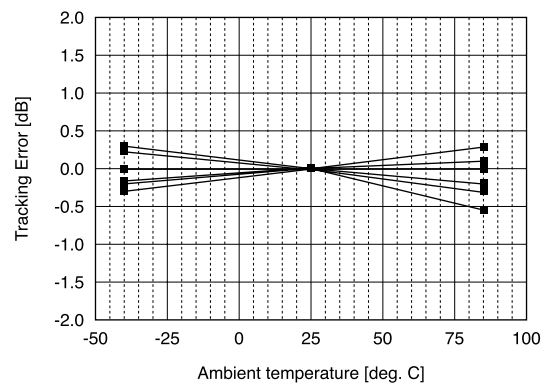


図8 FFM-TOSA 光出力パワーのトラッキングエラー

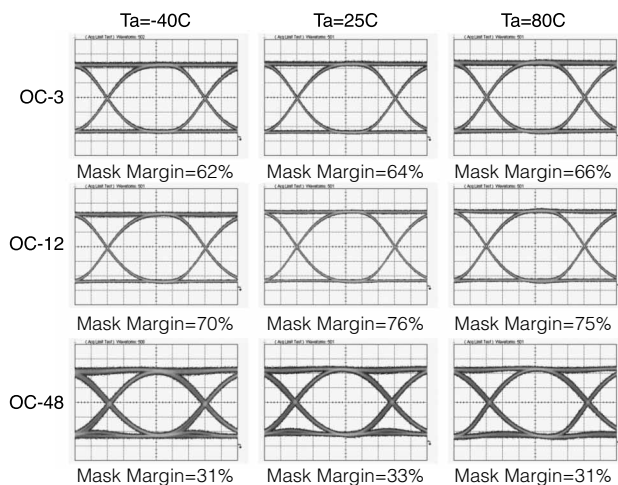


写真4 光送信波形 (ベッセルトムソンフィルタ有り)

したFFM-TOSAでは、新たな光学部品を追加することなく、LD前面光をモニタすることに成功した。

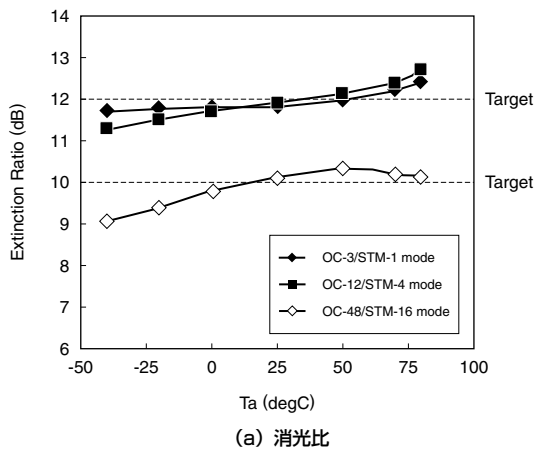
図8に環境温度25度で正規化されたFFM-TOSAの光出力パワーのトラッキングエラーを示す。-40から85度の温度範囲で、 $\pm 0.6\text{dB}$ 以下の変動に収まっている。また均一な回折格子をもつ分布帰還型レーザ(DFB-LD)を使用しているに関わらず、モニタPDの電流ばらつき最大値と最小値の比を、1.5倍程度に抑える事に成功した。これは従来の後面光をモニタするTOSAの1/10程度となり、ピーク検出型APC回路のダイナミックレンジ緩和が可能となった。

3. 諸特性

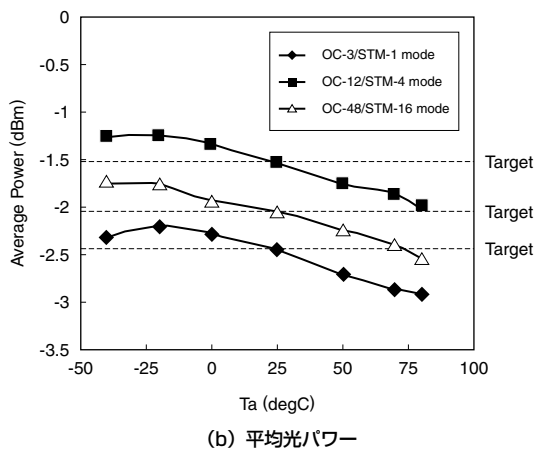
当社の1550nmのDFB-LDを用いたFFM-TOSAとマルチレートROSAが実装されたマルチレートSFP(表1におけるDに相当)について、OC-3/OC-12/OC-48の3レートにおける諸特性を報告する。なお調整はすべて常温の一温度で実施している。

各モードにおける光送信波形を写真4に示す。OC-48モードでは30%以上のパルスマスクマージンが確認でき、全伝送速度でSONET/SDH規格を十分満たす事を確認した。図9は各モードの消光比と光出力パワーの温度特性を示している。光出力パワーと消光比の温度変動はピーク検出型APCにより一定に保たれている事がわかる。モード毎に異なる消光比と光出力パワーは、SONET/SDH規格に合わせてCPUで目標値を変更した為である。

図10は常温における光受信機のビット誤り率特性を示す。モードを切り換える事で、OC-3/OC-12/OC-48の各モー



(a) 消光比



(b) 平均光パワー

図9 各モードの消光比と光出力パワーの温度特性

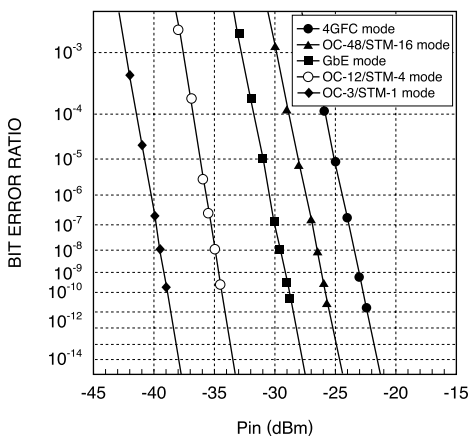


図10 光受信機のビット誤り率特性

表2は、マルチレートSFPの主要性能をまとめたものである。

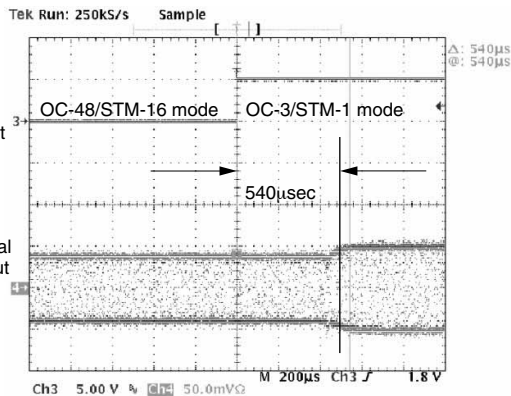


図11 Rate Select信号による光出力の過渡応答

表2 マルチレートSFPの主要性能

Mode	OC-3	OC-12	OC-48
平均光パワー [dBm]	-2.2 ~ -2.9 (-5 ~ 0)	-1.2 ~ -2.1 (-3 ~ +2)	-1.7 ~ 2.6 (-5 ~ 0)
消光比 [dB]	11.7 ~ 12.4 (> 10)	11.2 ~ 12.6 (> 10)	9.1 ~ 10.3 (> 8.2)
受信感度 [dBm] @BER=10 ⁻¹⁰	-39.7 ~ -38.6 (< 34)	-34.8 ~ -34.2 (< 28)	-25.4 ~ -25.3 (< 18)
消費電力 [mW]	770 (1000)	840 (1000)	760 (1000)

※ () 内は規格

4. 結 言

マルチレート対応小型プラグブル光リンクの技術開発としてOC-3から4GFCまでの伝送速度に対応したマルチレートSFP光トランシーバを試作し、良好な特性を確認した。外部からの制御信号によりゲインと帯域の切替えが可能なマルチレートTIA、検査・調整コスト大幅に削減するピーク検出型APC、ピーク検出型APCの設計条件を緩和し歩留を向上させるFFM-TOSAの技術開発により、OC-3から4GFCまでの全品種の基本設計共通化と、低コスト化が可能であることを示した。

参 考 文 献 -----

- (1) SFF Committee, INF-8074i SFP (Small Form factor Pluggable) Transceiver
- (2) 前田他, 「DWDM対応SFP型光トランシーバの開発」、SEIテクニカルレビュー, No.168, Mar (2006)
- (3) 岩館他, 「ROHS対応小型プラグブル光トランシーバ (SFP) の開発」、SEIテクニカルレビュー, No.169, July (2007)
- (4) Yong-Hun Oh et al, "Burst-Mode Transmitter for 1.25Gb/s Ethernet PON Applications", IEEE Transaction on Circuits and Systems II : Express Briefs (2005)
- (5) D. U. Li et al, "A 10Gb/s burst-mode/continuous-mode laser driver with current-mode extinction-ratio compensation circuit", IEEE International Solid-State Circuits Conference, vol. XLIX, pp. 242 - 243, February (2006)
- (6) K. Tanaka et al, "SDH/SONET Multi-rate SFP Module with Gain Selectable Transimpedance Amplifier and Extinction Ratio Control Circuit", 57th ECTC (2007)
- (7) T. Takagi et al, "Coaxial laser diode module with a front facet power monitor photo diode", OFC2006, OWI77
- (8) SFF Committee, INF-8079 SFP Rate and Application Selection
- (9) SFF Committee, INF-8089 SFP Rate and Application Codes

執 筆 者 -----

田中 啓二*	：伝送デバイス研究所	光通信デバイス研究部	主査
古館 清吾	：伝送デバイス研究所	光通信デバイス研究部	主査
本 昭宏	：伝送デバイス研究所	光通信デバイス研究部	
関 守弘	：伝送デバイス研究所	光機能モジュール研究部	主査
高木 敏男	：光伝送デバイス事業部	光デバイス技術部	主査
吉川 智	：伝送デバイス研究所	光機能モジュール研究部	
佐伯 智哉	：伝送デバイス研究所	光機能モジュール研究部	
田中 弘巳	：伝送デバイス研究所	光機能モジュール研究部	主査
石橋 博人	：伝送デバイス研究所	光機能モジュール研究部	グループ長
上坂 勝己	：伝送デバイス研究所	光通信デバイス研究部	グループ長

*主執筆者