

# 半導体デバイスの材料解析

山口 章

Material Characterization of Semiconductor Devices — by Akira Yamaguchi — Analytical characterization techniques using a transmission electron microscope (TEM) or a focused ion beam (FIB) system have contributed to the development of semiconductor devices. In particular, at Sumitomo Electric these techniques have been applied to the analysis of metal-InP interfaces and the investigation of ohmic contact formation mechanisms, with the aim of developing Pd based ohmic contacts for p-type InP with a shallow reaction layer and low contact resistance.

For the further reliability and quality improvement of semiconductor products, the author also conducted the development of TEM specimen preparation techniques by using FIB and sampling techniques. As a result, the degradation mechanism of GaAs transistors under high temperature operation and the electrostatic damage (ESD) induced degradation mechanism of InGaAsP Laser Diodes (LDs) were clarified.

This paper describes his study on the material development and reliability improvement of semiconductor devices by using characterization techniques.

Keywords: GaAs, InP, ohmic contacts, FET, LD, PD, ESD, TEM, FIB

## 1. 緒 言

光通信の本格的な進展は、低損失な通信用光ファイバの可能性が1966年に示唆されたことを契機として始まった。その後、光ファイバ技術は0.2dB/km以下の低損失化が確立され、半導体レーザ (LD: Laser Diode) やフォトダイオード (PD: Photo-diode) 等の光半導体や、レーザの駆動回路や伝送信号処理の集積回路に代表される高速半導体回路技術の発展により光通信技術が進展してきた。この結果、現在では家庭にまで1Gbpsもの高速の光伝送路が導入される時代となった。光ファイバの低損失波長帯は1.3～1.6 $\mu\text{m}$ 帯であり、この波長域の発光や受光デバイスにはInP系化合物半導体が用いられており、1980年頃より発光ダイオード (LED: Light Emitting Diode) やPD、LDの開発が行われてきた。また高速電子デバイスとしてGaAs集積回路 (IC: Integrated Circuit) の開発が行われてきた。当社でも1961年より開発が進められてきたGaAsやInP等の化合物半導体材料を活用し、半導体デバイスの開発が1970年代後半から開始され、1980年半ばから光通信事業を目指したデバイスやシステムの開発が本格的に進められてきた<sup>(1)</sup>。これらの半導体デバイスの開発では、もの作りのプロセスの設計確認や高性能化のために、例えば添加した不純物の挙動や組成、構造の確認のために材料解析が必須であった。しかしながらデバイスの動作層は $\mu\text{m}$ からnmサイズと薄く、横方向のサイズも $\mu\text{m}$ 級と小さなものであるのに対し、当時の解析技術は必ずしも満足行くものではなかった。そこで、材料解析技術自身の微細化対応を

進めながらデバイスの解析を進めデバイス特性や信頼性の課題を解決していくことが必要となった。本稿では、材料解析技術を活用し半導体デバイスの材料開発と信頼性技術の開発を行ってきた内容を報告する。

## 2. p型InPに対するオーミック・コンタクト材の開発

2-1 オーミック・コンタクト材とは 半導体デバイスは半導体内部の電子やホール物理的・電気的な挙動を活用しており、デバイスを動作させるための電流を半導体内部に送り込んだり半導体内部で発生した信号を半導体外部へ取り出すため、半導体に電極を取り付け電気信号として外部とやりとりする必要がある。しかし、半導体に金属を接触させると、金属と半導体のフェルミレベルという

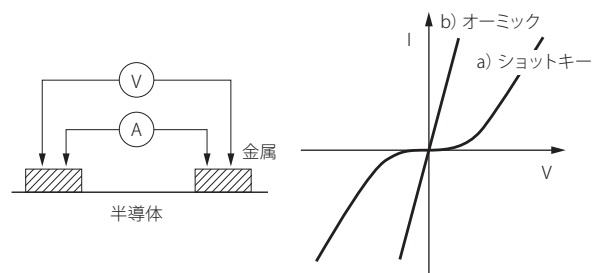


図1 オーミック・コンタクト

エネルギー準位が揃うように接触界面でキャリアの移動が生じるので、半導体表面にキャリアが欠乏し界面にエネルギー障壁が生成する。この結果、金属と半導体間はダイオード的な整流特性となる。これは界面で余計な電位差が発生し、デバイスの動作に支障をきたす。そこで半導体と金属間は相互に自由に電流が流れる、いわゆるオームの法則が成り立つような特性が求められ、これをオーミック・コンタクトと呼ぶ。

オーミック・コンタクトは、その特性が悪ければいくら高品質な半導体結晶や構造が作製できてもその特性を製品として発揮できないという意味から重要な部位である。当社がこれまで開発してきたデバイスには、GaAs系LED、InP系LED、GaAs系トランジスタ、InP系PD、InP系LD、ZnSe系LED、GaN系LD、SiC系トランジスタ等数々あるが、全てにおいてオーミック・コンタクト材の開発に相当な時間が割かれ改善が重ねられてきた。化合物半導体のオーミック・コンタクトの総説は文献<sup>(2)</sup>を参照いただきたいが、ここでは著者が中心に取り組んできたp型InPに対するオーミック・コンタクト材の開発について述べる。

**2-2 p型InPオーミック・コンタクト** InPに対するオーミック・コンタクトは、光通信用InGaAs/InP系PDやInGaAsP/InP系LDを始めとしたInP系光・電子デバイスで使用されている。オーミック・コンタクトに対しては、まず低い接触抵抗で高い信頼性が求められるが、一方で低コスト製造法も求められている。p型InPに対するコンタクト材の場合、接触抵抗率が $10^{-5} \Omega \text{ cm}^2$ 台以下の低い値が得られる材料としてAuをベース金属としてp型不純物であるZnやBeを添加したAuZnやAuBeが標準材として用いられてきた。これらのコンタクト材では半導体表面への製膜後に熱処理を行ない、金属と半導体を反応させることにより低い接触抵抗を得ている。しかし(1)熱処理により界面に $0.5 \mu\text{m}$ 以上の厚い反応層が生成するため薄膜のデバイスに向かないことや、(2)熱安定性が悪い、(3)熱処理温度がn型の電極としてデバイスでペアで用いられるAuGeNi材の $400^\circ\text{C}$ に比べ $450^\circ\text{C}$ と高い、という問題点がある。写真1に走査電子顕微鏡(SEM: Scanning Electron Microscope)によりAuZn系コンタクト材の断面観察を行なった結果を示す。界面に深さが $0.5 \mu\text{m}$ を超える突起状

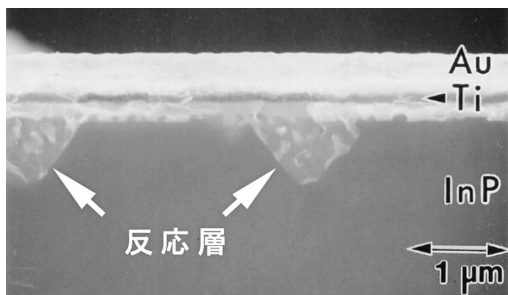


写真1 AuZn系オーミック・コンタクトの断面SEM像

の反応層が生成していることがわかる<sup>(3),(4)</sup>。

このような深い反応層が生じる過程は次のように考えられる。まずAuZnコンタクト材は真空蒸着装置により形成されているが、成膜前にInP表面の酸洗浄を行ない清浄な表面を出した後に成膜したとしても、洗浄後に真空蒸着装置に導入するまでのわずかな時間にInPの表面に自然酸化膜が形成されてしまう。従って、AuZnコンタクト材を蒸着しただけの状態では金属と半導体の直接接合は得られず界面の特性はショットキー性を示す。そこで、熱処理を実施することで金属と半導体の接触が得られるようにしオーミック性を得ている。この場合、AuはInP自体とは $250^\circ\text{C}$ 以上で良く反応する性質を持つが、界面に存在する自然酸化膜との反応性が低いため、 $400^\circ\text{C}$ を越える温度で初めてInP中へ拡散し反応層が生成される。ここで次の写真2はInPの表面に存在する自然酸化膜を透過電子顕微鏡(TEM: Transmission Electron Microscope)にて断面方向から観察した結果である。表面の極く薄い自然酸化膜の断面を観察するため、表面に保護膜としてAuを蒸着した上でTEM試料を作製し観察した。観察は100万倍程度に拡大されているが、微視的に見ると場所により膜厚の分布があり $1 \sim 4 \text{ nm}$ 程度の自然酸化膜が表面を覆っていることがわかった。突起状の反応層が生じるのは自然酸化膜が薄い部分で優先的に反応が進行したためと思われる。

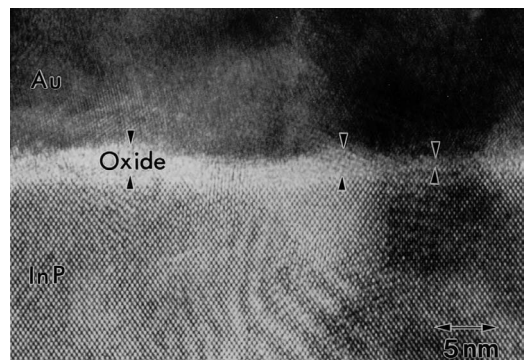


写真2 InP表面の自然酸化膜の断面TEM像

このようにAuZnコンタクト材の形成状況を詳細に観察した結果、金属と自然酸化膜との反応性を制御することが重要であり、これが浅く均一な厚さの反応層を得るための鍵になると考えられる。

**2-3 準貴金属(Ni, Pd)オーミック・コンタクト** 前述したように、AuZn系のコンタクト材は低い接触抵抗が得られるものの、界面に生成する反応層の厚さが厚く、熱処理温度がやや高いという問題がある。そこで、接触抵抗は $10^{-5} \Omega \text{ cm}^2$ 台を維持しながら反応層が $0.1 \mu\text{m}$ 以下と浅く、熱処理温度が $400^\circ\text{C}$ 以下に低くできるような新材料が求められていた。このようなオーミック・コンタクトを実現す

るには金属と半導体の界面に存在する自然酸化膜をどのように扱うかが重要であり、(1) 自然酸化膜との反応性の高い金属を用いるか、(2) 界面に自然酸化膜を生成させないか、(3) あるいは除去することが効果的と考えられる。自然酸化膜を除去する方法としては、蒸着装置内でウェハ表面をスパッタ・クリーニングする方法があるが、InPの場合にはスパッタリングにより表面にドナー性の欠陥が生成する<sup>(5)</sup>のでp型InPに対しては適用が難しい。また、InP表面に形成された超薄膜のSbによるInP表面の自然酸化膜の還元効果が報告されている<sup>(6)</sup>。これは、コンタクト材にSbを用いれば自然酸化膜の除去効果が得られる可能性を示唆している。一方、NiやPd等の遷移金属は準貴金属(Near Noble Metal)と言われ、InPの自然酸化膜との反応性が高いことが知られている<sup>(7),(8)</sup>。これらの金属をベース金属として用いる例はGaAsに対しては開発例もある<sup>(9),(10)</sup>が、InPに対しては十分検討されておらず、いずれが最適であるかを調べる必要があった。そこでNiやPdの準貴金属をベースとしたオーミック・コンタクトに関する検討を行なった。

**2-4 準貴金属 (Ni, Pd) とInPの界面反応解析** 新しいオーミック・コンタクトに適した材料を選定するにあたっては、まずベースとなる金属と半導体間の反応、すなわちコンタクト材製膜後の熱処理でどのような界面反応が生じるのかを理解する必要があると考えた。そこで、InP基板上にNiあるいはPd薄膜を蒸着した後に熱処理を実施したサンプルを作製し、X線回折法(XRD: X-ray Diffraction)及びTEMによる電子線回折の両手法より界面反応生成物を調べた。XRDでは入射角度を5°に固定し薄層の評価を可能とした。表1はInP基板上にNiあるいはPdを50nm蒸着した後に2分間の熱処理を実施した場合の結果である。この結果よりNiもPdも250°C以下でInPと反応してNi<sub>2.7</sub>InPやPd<sub>2</sub>InPなどの三元合金を生成しており、確かに反応性が良いことがわかった。Niの場合は300°Cを越えるとNi<sub>2</sub>PやInなどの化合物へ分解することがわかった。一方、Pdの場合には三元合金は450°Cまで安定に存在することがわかった。生成する化合物が着目する温度領域でどのように変化するかを個々のケースについて把握することができた。これらは材料の選択を行なう上で重要な知見である。

表1 Ni及びPdとInPの反応生成物

	Ni	Pd
250°C	Ni <sub>2.7</sub> InP, Ni	Pd <sub>2</sub> InP, Pd
300°C	Ni <sub>2.7</sub> InP, Ni <sub>2</sub> InP (Ni <sub>2</sub> P)	Pd <sub>2</sub> InP, (Pd)
400°C	Ni <sub>2</sub> InP, Ni <sub>2</sub> P, In (Ni <sub>2.7</sub> InP)	Pd <sub>2</sub> InP, (Pd <sub>3</sub> InP)
450°C	Ni <sub>2</sub> InP, Ni <sub>2</sub> P, In	Pd <sub>2</sub> InP, (Pd <sub>3</sub> InP)
500°C	Ni <sub>2</sub> InP, Ni <sub>2</sub> P, In	PdIn, PdP <sub>2</sub>

**2-5 Zn添加効果** オーミック・コンタクト材ではAuZnの様にベースとなる金属(Au)に対し、半導体中でp型ないしn型の不純物となる第2元素(Zn)を添加することにより良好な接触抵抗を実現する方法が用いられている。そこでNiおよびPdに対して典型的なp型不純物であるZnを添加したM/Zn/M(Mは金属でNi or Pd、/は積層順序を示す)構造のコンタクト材を作製した。この結果、NiあるいはPdの単層だけでは1×10<sup>-4</sup> Ω cm<sup>2</sup>未満に下がることのなかった接触抵抗がZnの添加により4~7×10<sup>-5</sup> Ω cm<sup>2</sup>の低接触抵抗が得られた。これらのコンタクト材はInPとの反応層の厚さが約50nmと目標に合うものであり、AuZnに較べ同等の接触抵抗でかつ一桁浅い反応層が実現できた。

Zn添加により接触抵抗が下がった理由を検討した。例えばAuZnの場合には、蒸着した薄膜中のZnが半導体中に拡散し半導体の表面のキャリア濃度を高め、金属と半導体間のエネルギー障壁を変化させていると信じられているが、今回の場合もそのような現象が生じているのか考えてみた。実験に用いたp型InP中のキャリア濃度は半導体のエピタキシャル層中へのZnのドーピングによりInP表面で約4×10<sup>18</sup>cm<sup>-3</sup>であるがZn濃度は1×10<sup>19</sup>cm<sup>-3</sup>であることが電気化学C-V測定及びSIMS測定の結果わかった。Pd/Zn/Pdコンタクト材の場合の最適熱処理温度は375°Cであるが、この温度におけるInP中のZnの固溶度は約1×10<sup>18</sup>cm<sup>-3</sup>である<sup>(11)</sup>。つまりInP中のZnは既に過飽和の状態にある。このため375°Cの熱処理を行なうとInP中のZnは徐々にInP中から掃き出される方向に拡散すると考えられる。次に、蒸着したZnが375°CでInP中に拡散するのを実験した。コンタクト材を蒸着し熱処理した試料のInP表面近傍の不純物を二次イオン質量分析(SIMS: Secondary Ion Mass Spectroscopy)で調べた。今回は、基板裏面側から測定するBack-side SIMS法を用いた。基板側から測定する理由は、金属側からSIMS測定すると金属中に多量に存在するZnの影響でInP中の微量のZnの存在の可否を判断できないからである。この実験の結果、コンタクト材として蒸着したZnはInP中には拡散していないことがわかった。従って、M/Zn/Mコンタクト材において準貴金属単層に較べZn添加で接触抵抗が低減するのは、M/Zn/M中のZnがInP中に拡散しキャリア濃度を高めるというようなものではないことがわかる。p型のキャリアとして活性化していないZnが既にInP中に存在している(6×10<sup>18</sup>cm<sup>-3</sup>)ことを考えると、電極材料へのZn添加は、おそらくInP中のZnの外部拡散を抑制するような効果(キャップ効果)であると考えられる。

次に、最小の接触抵抗が得られる熱処理温度(Niは300°C、Pdは375°C)における接触抵抗の熱処理時間依存性を比較した結果が図2である<sup>(12)</sup>。

Ni/Zn/Niの場合には、最適熱処理時間の1分間に対し0.5分間熱処理時間が長くなるだけで接触抵抗が約1桁増



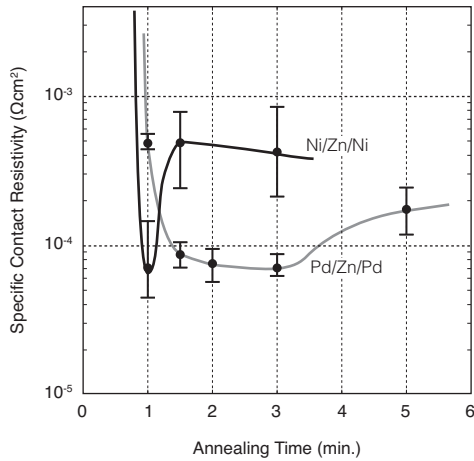


図2 接触抵抗の熱処理時間依存性

大してしまいが、Pd/Zn/Pdの場合には1.5～3分間の比較的広い時間範囲で $10^{-5} \Omega \text{ cm}^2$ 台が持続しており、Pdの方が熱安定性が高いことが明らかになった。この理由を図3でInPと金属界面のエネルギーバンド図を使用して説明する。まず、Niの場合の $300^\circ\text{C} \cdot 1$ 分間(図3a)及び、Pdの場合の $375^\circ\text{C} \cdot 1.5$ 分間(図3c)では、前項での結果より半導体表面に $\text{Ni}_{2.7}\text{InP}$ や $\text{Pd}_2\text{InP}$ という化合物が存在するので、この中に含まれるZnのキャップ効果により高濃度のp型領域との接触が安定に形成され低い接触抵抗が得られると考えられる。しかしNi/Zn/Niの場合、 $300^\circ\text{C}$ でのNiとInPの反応は、 $\text{Ni}_{2.7}\text{InP}$ が安定な $250^\circ\text{C}$ 以下の状態と $\text{Ni}_2\text{InP}$ と $\text{Ni}_2\text{P}$ 、Inが安定な $400^\circ\text{C}$ 以上の状態の2つの状

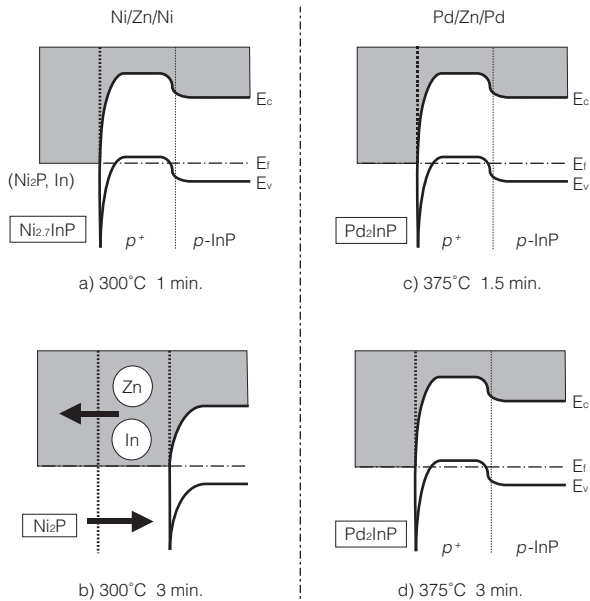


図3 Ni/Zn/NiとPd/Zn/Pdの熱安定性機構

態の中間状態にあるので、熱処理時間が3分間へと増大すると界面の $\text{Ni}_{2.7}\text{InP}$ は $\text{Ni}_2\text{P}$ とInに分解し始める。分解が起るとInP中のZnは表面側へ拡散しInP表面のキャリア濃度が低下してしまい接触抵抗が増大してしまう。一方、Pd/Zn/Pdコンタクト材の場合、最小の接触抵抗が得られる $375^\circ\text{C}$ はPdとInPの反応により生成した $\text{Pd}_2\text{InP}$ が安定に存在する温度領域なので熱処理時間が長くなっても安定した状態が保たれやすいと考えられる。このようにp型InPに対するオーミック・コンタクトのベース金属としてNiとPdを比較すると、両者とも約 $50\text{nm}$ の浅い反応層と典型値としては $7 \times 10^{-5} \Omega \text{ cm}^2$ の同等の接触抵抗が得られるが、Pdの方が熱安定性が高く優れている。

## 2-6 Pd/Zn/Pdオーミック・コンタクトの問題点

前節で述べたPd/Zn/Pdコンタクト材はAuZnの問題点を克服した優れた材料であるが、浅い反応層を持つことが逆にInPの表面状態に非常に敏感で再現性が悪いという側面があることが明らかになった。これは製品への適用時に問題となる。もちろんPd/Zn/Pdコンタクト材蒸着前にはInP表面を酸洗浄した上で速やかに蒸着を開始しているが、酸洗浄のみでは表面汚染物や自然酸化膜が十分除去できず、バラツキを生じさせる可能性がある。例えばイオンスパッタリングなどの物理的エッチング等の併用も考えられるが、InP表面に損傷が残留するという問題がある。

この解決法に著者は第3元素としてSbの導入を検討した。InP表面に形成したSbがInPの自然酸化膜を還元する作用をAuZn系コンタクト材へ応用し熱処理温度の低減に効果がある結果が得られており<sup>(13)</sup>、今回のPdZn系への応用として極薄いSb(3nm)をオーミック・コンタクトの第一層に用いた。第一層にPdを用いたPd(3nm)/Zn/Pd構造に対し第一層にSbを用いたSb(3nm)/Zn/Pd構造を比較した実験を何度も繰り返し実施し、接触抵抗値に対する度数として表したのが図4である。第一層にSbを用いた方が安定して低い接触抵抗が実現できることが明らかになった<sup>(14)</sup>。

次にこのようなSbの添加効果を解析するために界面の

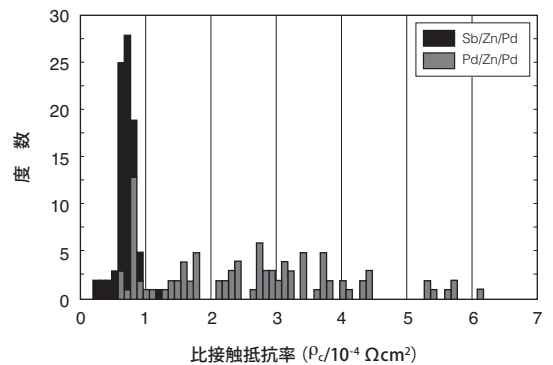


図4 Sbの添加効果

TEM観察を実施した。写真3はSb (3nm) /Zn (20nm) /Pd (10nm) 構造の蒸着後熱処理前の断面TEM観察結果である。InP上に約30nmの大きさの粒子が見られた。エネルギー分散型X線分析 (EDX: Energy Dispersive X-ray Analysis) の結果、粒子部分はSbとZnからなることがわかった。蒸着したSbが島状に堆積することは、表面の高分解能SEM観察でも確認していたが、島状に堆積したSbにZnが付着した結果と考えられる。また島のない領域にもZnは存在し、ZnがInPの表面に付着していることがわかった。Pd/Zn/Pdコンタクト材におけるZnの添加効

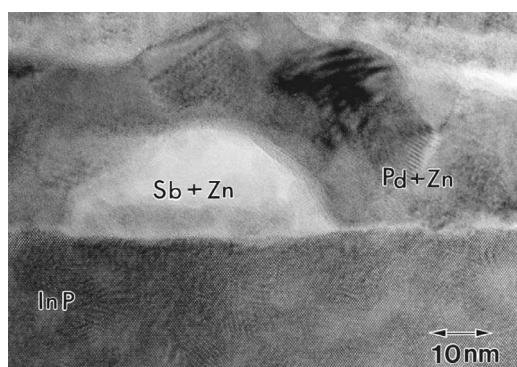


写真3 Sb/Zn/Pdコンタクト材のTEM像 (熱処理無し)

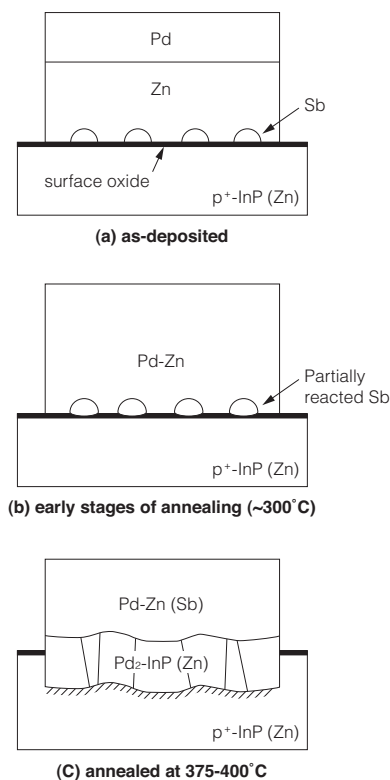


図5 Sb/Zn/Pdコンタクト材の形成機構

果は、前項で述べたようにInP中のZnの外部拡散を抑制する効果にあると考えられるが、Sb島によりInP表面に直接固定されたZnによりInP中のZnの外部拡散の抑制効果が促進された可能性がある。すなわち、Sbの添加は還元効果によりInP表面酸化膜を還元除去することに加え、Znの固定によりInP中のZnの拡散制御を促進していると考えられる (図5)。

2-7 Sb/Zn/Pdオーミック・コンタクト材の熱安定性  
Sb/Zn/Pdコンタクト材を半導体デバイスに適用するためには、配線抵抗の低減やワイヤボンディング特性が良好であることが必要であり、コンタクト材の最上層に厚いAu層を形成することが必要と考えられる。しかしAuをSb/Zn/Pdの上に直接形成すると、熱処理時の相互拡散により特性の劣化が予想されるので、拡散防止層 (バリア材) が必要である。バリア材としては高融点金属であるMoが効果的であることがわかりSb/Zn/Pd/Mo/Au構造を形成した。

最後に完成した本構造に対しデバイスの製品にとって重要な信頼性を支配する熱安定性の評価を行なった。300°Cでの高温放置後の接触抵抗の変化を調べた。比較のためにAuZnコンタクト材についても同様の評価を行なった。この結果を図6に示す。AuZnコンタクト材では接触抵抗の初期値が低いが、熱処理時間とともに接触抵抗が急激に上昇し2時間を越えると10<sup>-4</sup>Ω cm<sup>2</sup>に達することがわかった。これに対してSb/Zn/Pd/Mo/Auコンタクト材では接触抵抗はAuZnよりやや高いながらも安定しており、熱処理時間3時間まで10<sup>-5</sup>Ω cm<sup>2</sup>台が保たれ、高い信頼性が得られていることが確認できた。

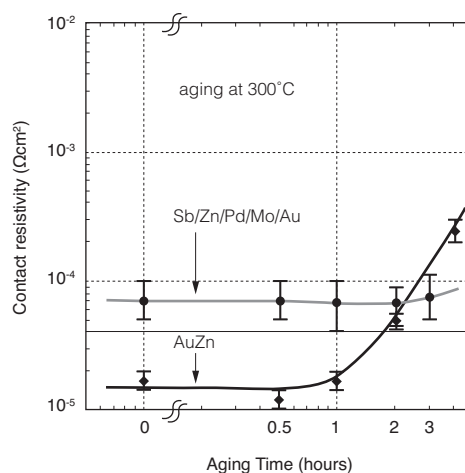


図6 Sb/Zn/Pd/Mo/Au電極の熱安定性

2-8 まとめ p型InPに対するコンタクト材として広く用いられているAuZnコンタクトには、0.5μm以上の厚い反応層が存在することや熱安定性が悪い、熱処理温度

が450℃と高い、という問題点があった。そこでPdをベースとしたコンタクト材を開発しこれらの問題点を解決し、0.1μm以下の浅い反応層を持つ高い熱安定性のSb/Zn/Pdコンタクト材を開発した。熱処理温度は従来のAuZnより低い375～400℃で実現可能であり、n型InPオーミック・コンタクトの標準材であるAuGeNiと同等レベルであった。これによりp型とn型のオーミック・コンタクトの同時熱処理によるプロセスコストの低減も期待できる。

### 3. 半導体デバイスの劣化原因解析

**3-1 実デバイスの材料解析の重要性** 前章では、X線結晶構造解析や透過電子顕微鏡、二次イオン質量分析法等の材料解析技術を活用して新しいオーミック・コンタクト材の開発を実施した結果を報告した。このような新材料開発では、開発の初期の段階から実デバイスを試作することは行なわれず、むしろ着目している特性だけを評価するテストサンプルの作製と評価を中心に進められることが多い。オーミック・コンタクト材の場合には接触抵抗を評価する簡単な構造の作製と、エピウエハにコンタクト材を成膜するだけの簡単な評価サンプルを用いて、接触抵抗等の特性と材料や構造を対比し開発方針に反映させてきた。開発後期でデバイスを試作しデバイス特性を評価することにより開発結果の妥当性を確認している。材料解析に適したモニターサンプルを用いることは製品特性との対応という意味では間接的ではあるが、種々な解析手法を適用することにより豊富な情報が得られるので、特性の発現機構に関する十分な解析を行なうことが可能であり、材料の本質的理解に不可欠である。

ところが、材料開発が終了し製品化に移行したデバイスに対しては、製造の過程で品質面の予期せぬ事態が発生したり、信頼性上の問題が発生したりする場合がある。このような場合には問題の発生したデバイス現物1個1個の解析を行なう必要がある。しかしこの場合は前章で活用してきた手法は必ずしも十分活用できず手法が制約されることが多かった。例えば半導体レーザの場合、チップサイズが0.3mm角程度の大きさで、さらに動作層は1×300μm程度の領域であるため、半導体デバイスにとって強力な解析

ツールであるはずのTEMに対しては観察試料の作製が難しく適用が困難であった。そこで、製品現物の解析が可能な解析手法の開発を進めてきた。本章では、実デバイスの精密解析に重要な技術であるTEMを実製品の解析に適用するための観察試料の作製法の開発を行ない、GaAsトランジスタやGaInAsP/InP LDの実際の劣化解析に適用した結果について報告する。

**3-2 集束イオンビームによるTEM試料作製技術** 半導体デバイスの解析にとってTEMは欠かせぬ重要な技術であり、前章のオーミック・コンタクト材の解析でも活用されている。TEMでは、原子レベルの構造観察が可能であり、最小1nmφのナノビームによる組成や結晶構造の解析が可能であるので、デバイス特性を支配する材料現象に関する重要な情報が得られる。TEMを用いた半導体デバイスの観察はSi集積回路(IC: Integrated Circuits)に対しては1980年頃より進められてきた。Si-ICチップの表面にガラス等の保護板を貼り付け、断面方向から機械研磨して薄片化していくことによりTEM試料が作製され断面観察が実施されはじめた。デバイスのプロセス技術者は常に断面構造図を頭に描きながらプロセス技術の設計を行なっているので、断面方向からの観察は直接的に設計と比較でき、非常に貴重な情報となった。しかしTEMが研究開発用途には活用されてきたにもかかわらず製品の劣化解析や品質管理までなかなか普及しなかった。これは、観察部位を0.1μm以下の薄片に加工しなければならないというTEM試料作製の難しさに一因があった。図7に従来の断面観察用TEM試料作製法を示す。試料はウエハから2～3mmのチップを切り出してこれを機械加工して薄片化するものであり、μmレベルで動作層が形成されている実デバイスへの適用は困難であった。

これに対し1990年頃より集積回路のリペア等に使用されていた集束イオンビーム(FIB: Focused Ion Beam)<sup>(15)</sup>によりSiデバイスの特定部分のTEM試料を作製する試みが開始された<sup>(16)、(17)</sup>。FIBとは細く鋭利なタングステン針の先端部を液体金属のGaで濡らし、その先端からイオン化したGaイオンを電界で引き出し数10kVに加速し約10nmφに集束させたものであり、走査電子顕微鏡のようにビームをスキャンして像観察しながら対象材料をスパッタエッチ

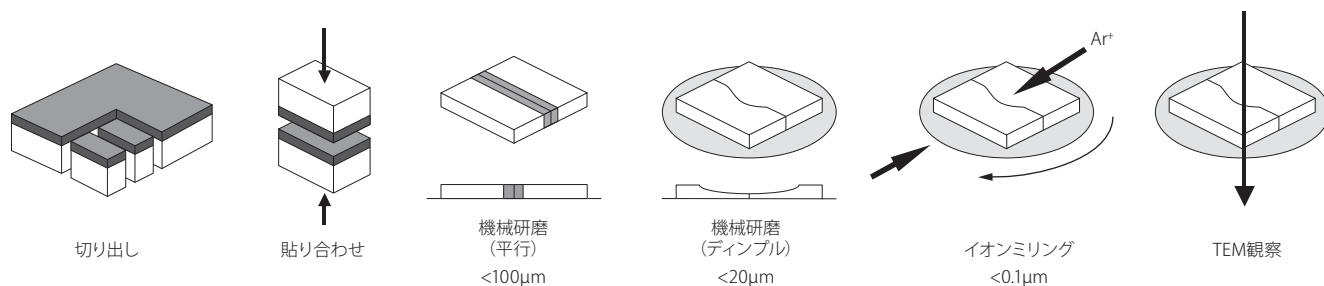


図7 断面TEM観察試料の作製法



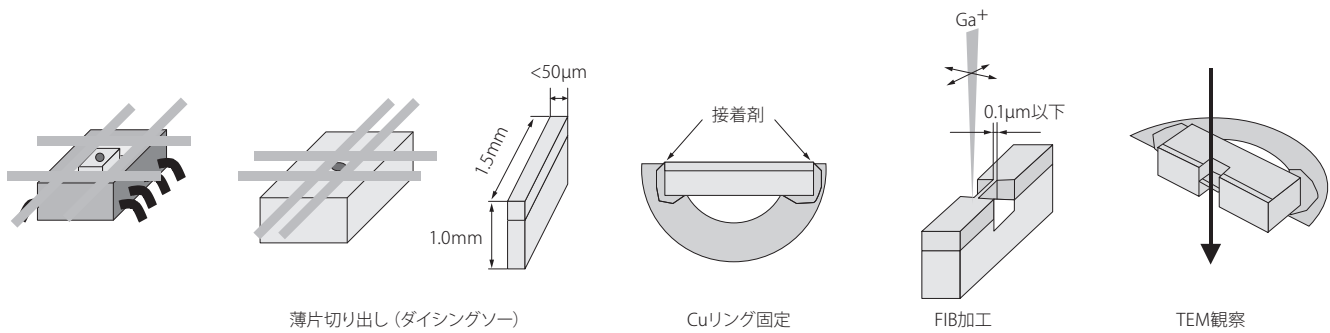


図8 FIBによるTEM試料作製法

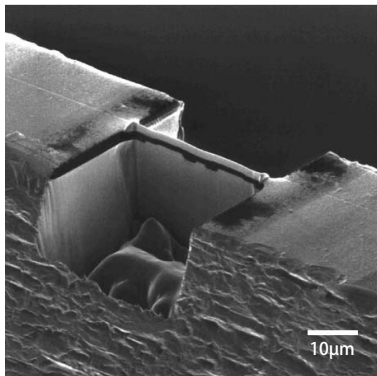


写真4 FIBによるTEM試料の外観

ングすることが可能である。FIBを用いればnmレベルの高い分解能でデバイスの着目箇所の加工が可能である。当社でもこの技術にいち早く目を付け、当時開発していたGaAsICの電極と半導体界面の信頼性問題の解析を行なうため開発を開始した。当時はGaAs等化合物半導体に対する応用例が全くなく、Siに較べてイオンビーム加工による損傷の影響の大きなGaAsに適した加工条件の検討<sup>(18)</sup>や、さらに損傷に弱いInPに対して損傷を軽減できる加工法<sup>(19)</sup>を見出しながらデバイスのTEM観察を進めてきた。図8にFIBを用いたTEM試料作製法を示す。FIBによるTEM試料は、あらかじめデバイスからダイシングソー等で切り出した小片をTEM観察用の試料台(Cu製リング)に固定した後に、観察部の左右にFIBで数10μm角の穴を空け中央部に厚さ0.1μmの薄片を残すような加工を実施することで実現する。加工後の鳥瞰図を写真4に示す。この手法を新規開発したゲート長0.18μmの高速GaAsトランジスタに対して応用した結果を図9に示す。高温通電試験で平均故障時間(MTTF)が150℃で24万時間という高い信頼性を確認できたが、この場合の故障モードを解析するため、0.18μm幅でGaAsと接触している櫛状のゲート電極(図9中のG部。電極構造はTi/Pt/Au)の長さ方向の断面と横方向の断面をFIBにて切り出し試料作製し観察したものであ

る。TiとGaAsの界面からGaAs側に円弧状にTiが拡散した領域が存在することがTEM観察とEDX分析により明らかになり、ゲート電極金属であるTiがGaAs中に染み込むゲートシンキング現象が生じていることを見出した<sup>(20)</sup>。このように集積回路の中の特定の素子の電極をこのような高分解能で観察し分析することは、FIBとTEMの組合せにしか実現できない芸当である。

3-3 FIBによるTEM試料作製技術の革新 FIB加工によるTEM試料作製技術が進展することによりデバイスのTEM観察が進み、実デバイスの劣化や故障原因の究明に活用されるようになった。しかしながら、上記のTEMサンプル作製においては、TEMの試料台(直径2~3mmのCuリング)に載せるための工程である小片作製工程が課題となっていた。そもそも実デバイスの解析ではデバイスが金属やセラミックスのパッケージに実装されていることがほとんどであり、これから小片を切り出すために何度か切断を繰り返す必要があり多大な時間を要していたし、この小片は厚さを少なくとも50μm以下(例えば30μm)にすることが必要であった。なぜなら厚いとFIBで大きな開口部を形成する必要がありFIBの加工時間がかかるばかりでなくEDX分析を実施する際に妨害X線が発生してしまうからである<sup>(21)</sup>。そこでこの切片加工は切断機としては高精度なダイシングソーを用いて加工していたが、作業に熟練を要しそれでも失敗も多かった。これは実デバイスの解析ではたった一つのサンプルで観察を成功させなければならないことが多いのに対して問題であった。そこで1998年頃より、ダイシングソー等の機械加工を行わず、パッケージに実装された状態から直接FIBにて観察部分を切り出し、FIB装置内で細いW針を用いてTEM試料台へ移すというサンプリング技術が試みられるようになり<sup>(22)</sup>、当社でもまずは簡易サンプリングシステムを作製するところから検討を開始した。この手法を次の図10に示す。

このようなサンプリング手法の発明によりFIBによるTEM試料作製の作業が画期的に迅速化された。また観察部位の取り出し精度が上がるとともにEDX分析の精度も向上した。本技術は、実デバイスのTEM観察にとって今やなく

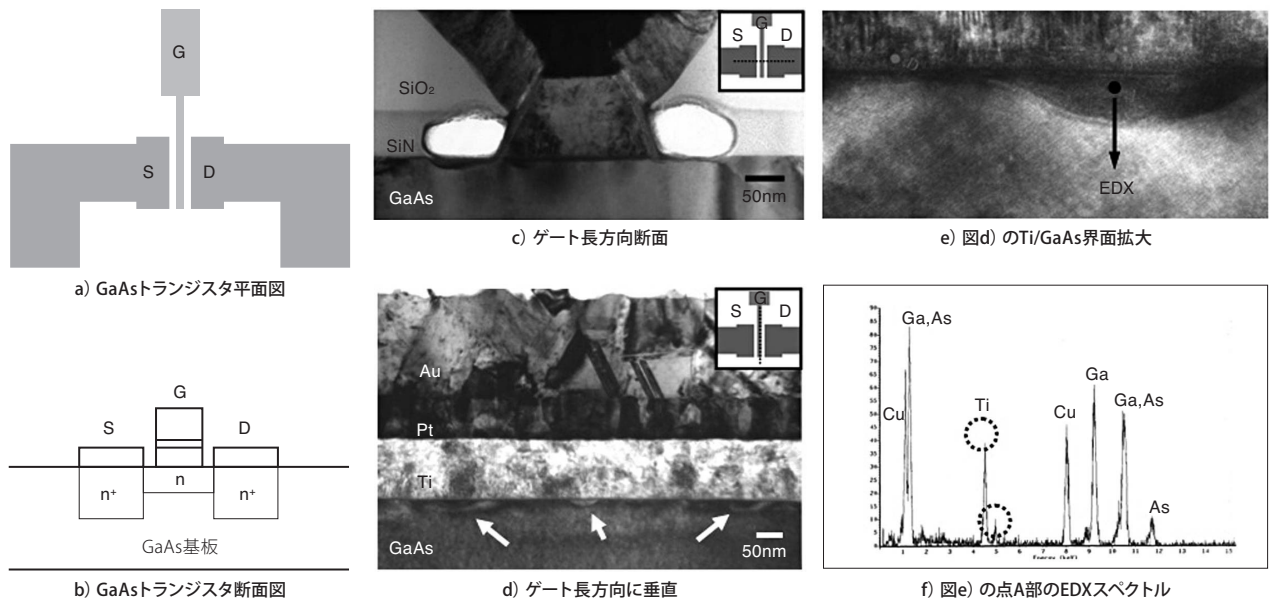


図9 GaAsトランジスタの断面TEM観察結果

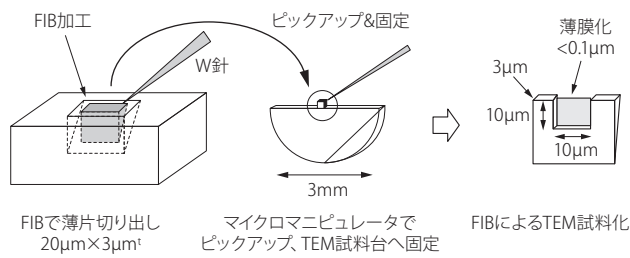


図10 TEM切片のサンプリング法

てはならない技術になり、TEM技術が研究対象のみならず信頼性評価など幅広い用途に活用できるようになった。

**3-4 GaInAsPレーザの劣化解析** GaInAsP/InP半導体レーザ(LD)は1.3~1.6µmの光通信波長帯に対応しており光通信の光源として幅広く用いられていると同時に高い信頼性が要求される。当社ではInGaAsP LDの信頼性に関連する各種劣化機構を解析し、劣化抑制技術の適用により信頼性の向上を図ってきたが、一例として信頼性の重要な指標の一つである静電気放電(ESD: Electrostatic Discharge)に対する耐性に着目してLDチップの改善を行ってきた結果を報告する<sup>(23)~(28)</sup>。

ESDに対する対策としてはLDチップを実装して電子回路を組み込んだモジュール化した状態では内部電気回路により外部からの静電気放電によるデバイスの破壊を防ぐことは可能だが、LDチップ状態では実装時の取り扱い等において人体や機械等から直接電氣的な損傷を受けやすい。

このため、LDチップ自体のESD耐性の向上が重要であり、ESDによる劣化機構の解析と劣化抑制技術の開発が取り組まれてきた。ESD耐性向上の検討を行なうに当たり、まずはESD試験で劣化したLDの劣化機構を解析することが重要である。

解析対象のLDの構造を図11に示す。このLDでは長さ300µmのInGaAsP活性層ストライプがInPに埋め込まれ、このストライプの左右に溝(トレンチ)が形成された構造となっている。

劣化したLDの劣化原因を調べるにはLD特性解析から、劣化した箇所が活性層自体にあるのか周辺のInP埋込部分にあるのか、電極にあるのか等を推定するところから始める。仮に活性層が劣化しているとする300µmの長さのストライプ状活性層のどの部分なのかを明らかにする必要がある。劣化状況を観察・分析する技術としては、前項で述べたようなFIBとTEMの組合せにより解析することが可能であるが、300µmのストライプをしらみつぶしに観察するのはあまりにも非効率である。そこで活性層の発光像(EL: Electroluminescence)観察により発光強度の変化より劣化箇所の特定が可能であると考えられる<sup>(29)</sup>。例えば活性層に結晶欠陥が発生したために劣化したのであれば欠陥の発生箇所のEL発光強度が低くなり発光像を見れば、非発光領域を特定することができる。しかしながら、現実のデバイス製品のLDでは活性層がInPに埋め込まれているばかりか、チップ表面に形成された電極に遮られてEL像の観察が難しい状態にある。そこで、チップ裏面を研磨しチップ裏面からEL像を観察する手法を開発した。これを図12に示す。パッケージに実装されていたLDチップを



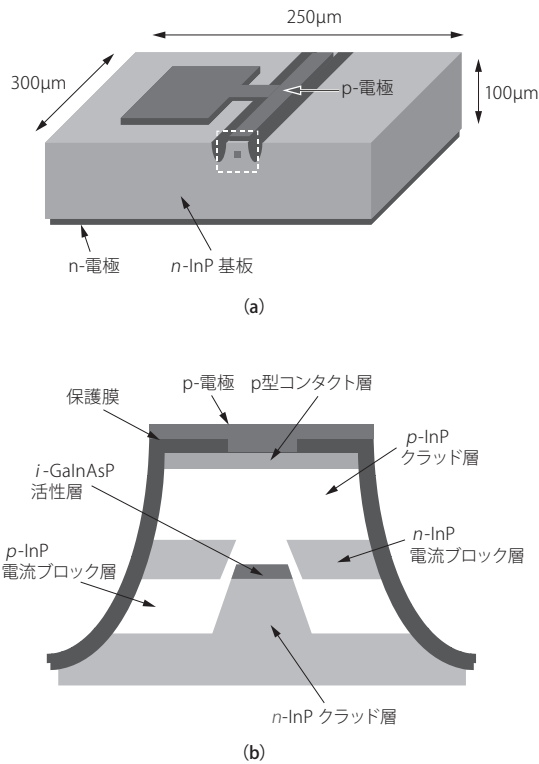


図11 光通信用InGaAsP LDの構造

一旦パッケージから取り外し、LDの裏面を斜めに研磨することでチップの裏面側から活性層ストライプの発光をInP基板を通して（発光波長にとってInPは透明）観察できるようにチップを加工した。これを裏面が上側になるように再度パッケージに実装し直した後、通電して活性層からの発光を赤外線顕微鏡にて観察した。

本手法にてESD耐性試験で劣化したLDを観察した結果の一例を写真5に示す。LDの端面近傍に非発光の領域が見られる。LD端面近傍で活性層に異常が発生している可能性が示唆された。そこで次に、この非発光領域を前項のサンプリング技術によりTEM試料を作製し、観察を実施した結果を図13に示す。これはESD耐性試験で大電流パルス通電（標準的なHuman bodyモデルによる印加）をLDの順方向に1回、2回と繰り返し実施した結果である。LDチップでは、パルス通電が進むにつれ、端面から内部方向へ欠陥が進行していくことが明らかになった。

このように順方向のESD耐性試験で端面から結晶の劣化が始まる故障機構は、LDの結晶端面の非発光再結合準位を介して出力光が吸収され、急激な発熱により端面が溶解しレーザを破壊に至らしめるという点で、AlGaAs系高出力LDで報告されている光学損傷（COD: Catastrophic Optical Damage）と類似点がある。端面での劣化の対策として反射率の制御のために形成されるLD端面へのコーティング膜の形成前処理の最適化を行なうことでESD耐性を大幅に向上させることができた。

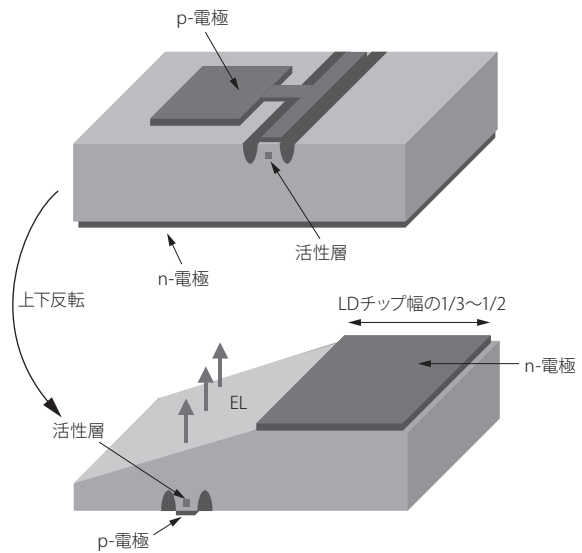


図12 LDのEL像観察サンプル

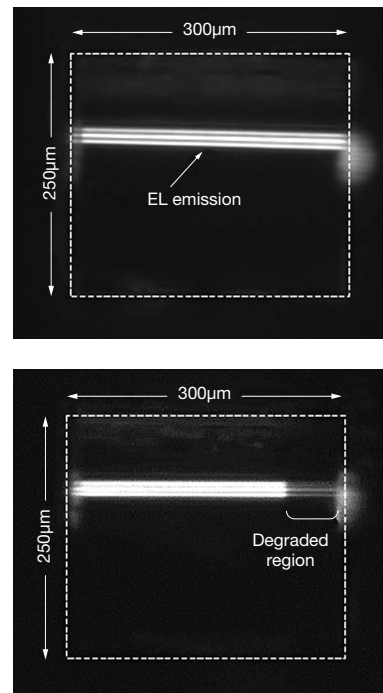


写真5 ESD耐性試験により劣化したLDのEL像

3-5 まとめ 透過電子顕微鏡（TEM: Transmission Electron Microscope）は原子レベルの分解能での構造観察とnm分解能での分析が可能であり、半導体デバイスの材料解析には不可欠なツールであるが、観察用試料の作製の困難さから実デバイスの解析を行なうことができず信頼性や品質管理などへ十分適用することができなかった。しかし観察用試料の作製技術として集束イオンビームや実装

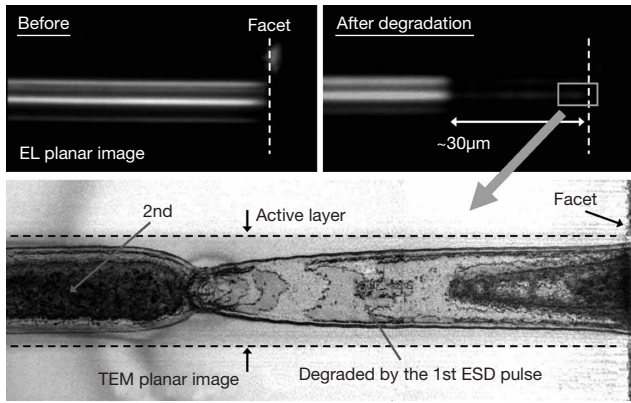


図13 ESD試験で劣化したLDの活性層の平面TEM像

デバイスからの直接サンプリング技術を実用化しデバイスの解析を実用レベルまで高めることができた。この手法により高速動作のGaAsトランジスタの信頼性試験での故障モードを明らかにすることができ、InGaAsP LDではESD耐性試験での劣化機構を解析し劣化抑制技術の製品への適用を実施した。このような材料解析技術も活用してデバイスの高信頼性技術が確立され、デバイスの事業化が進展し、2007年1月までに通信用光デバイス1000万個出荷を達成することができた。

#### 4. 結 言

1980年半ばより開発が本格化したGaAs集積回路やInP系フォトダイオード、レーザ等の光デバイスの開発を進める上で、透過電子顕微鏡やX線回折装置、2次イオン質量分析を始めとした材料解析技術を活用してきた。デバイスの解析にとって開発当初の解析技術の能力は必ずしも十分でなく、解析技術自身の開発を進めながら解析技術を駆使したデバイス解析を実施してきた。オーミック・コンタクト材の開発ではテストサンプルを活用した開発を進めてきたが、テストサンプルでは実デバイスの特性とはやや間接的な関係にあるが詳細な解析が可能であるため特性の形成機構を良く明らかにすることができた。一方で製品の信頼性技術の確立や品質管理の課題を解決するには実デバイスの解析が不可欠であるので、最も強力な解析技術である透過電子顕微鏡を応用するため、集束イオンビームを活用した試料作製法を開発し適用してきた。この結果、デバイスの信頼性に関わる課題を解決し事業化に大きく貢献することができたとともに、透過電子顕微鏡を単なる新製品開発ツールでなく信頼性や品質管理のツールとして確立させることができた。

今後は新しい解析技術自身の開発と実デバイスの解析ツールの充実化が必要である。例えば前者では放射光のような新たなビームの利用も必要であるし、後者では走査型

拡がり抵抗顕微鏡 (SSRM: Scanning Spreading Resistance Microscope) のようなnm領域の電気特性の評価が可能な技術<sup>(30)</sup>の実用化が期待される。これらの技術を活用したデバイス材料物理の解析と製品解析の両輪の開発を推進することが重要と考える。そして現在開発中の新デバイスが1日も早く事業化され、デバイス事業が発展していくことを期待する。

#### 参 考 文 献

- (1) 林秀樹、SEIテクニカルレビュー、173, 14 (2008)
- (2) M. Murakami and Y. Koide, Critical Reviews in Solid State and Materials Science, 23, 1 (1998)
- (3) A. Yamaguchi, I. Tonai, H. Okuda, N. Yamabayashi, and M. Shibata, Bunseki Kagaku 40, 741 (1991)
- (4) 山口章、唐内一郎、山林直之、柴田雅裕、SEIテクニカルレビュー、141, 100 (1992)
- (5) K. Tsubaki, S. Ando, K. Oe, and K. Sugiyama, Jpn. J. Appl. Phys. 19, 1191 (1979)
- (6) H. Nobusawa and H. Ikoma, Jpn. J. Appl. Phys., 32, 3713 (1993)
- (7) T. Sands, C. C. Chang, A. S. Kaplan, V. G. Keramidas, K. M. Krishnan, and J. Washburn, Appl. Phys. Lett. 50, 1346 (1987)
- (8) D. G. Ivey, P. Jian, and R. Bruce, J. Electron. Mater. 21, 831 (1992)
- (9) E. D. Marshall, B. Zhang, L. C. Wang, D. F. Jiao, X. W. Chen, T. Sawada, S. S. Lau, K. Kavanagh, and T. F. Kuech, J. Appl. Phys. 62, 942 (1987)
- (10) M. Furumai, T. Oku, H. Ishikawa, A. Otsuki, Y. Koide, T. Oikawa, and M. Murakami, J. Electron. Mater. 25, 1684 (1996)
- (11) L. L. Chang and H. C. Casey, Solid-State Electron. 7, 481 (1964)
- (12) A. Yamaguchi, H. Asamizu, T. Okada, Y. Iguchi, T. Saitoh, Y. Koide, and M. Murakami, J. Appl. Phys. 85, 7792 (1999)
- (13) A. Yamaguchi, H. Asamizu, T. Okada, Y. Iguchi, T. Saitoh, Y. Koide, and M. Murakami, J. Vac. Sci. Technol. B18, 1957 (2000)
- (14) H. Asamizu, A. Yamaguchi, Y. Iguchi, T. Saitoh, and M. Murakami, Materials Transactions 43, 1352 (2002)
- (15) K. Nikawa, K. Nasu, M. Murase, T. Kaito, T. Adachi, and S. Inoue, Proceedings of the IEEE Reliability Physics Symposium, (unpublished), p. 417 (1989)
- (16) R. J. Young, E. C. G. Kirk, D. A. Williams, and H. Ahmed, Mater. Res. Soc. Symp. Proc. 199, 205 (1990)
- (17) D. P. Basile, R. Boylan, B. Baker, K. Hayes, and D. Soza, Mater. Res. Soc. Symp. Proc. 254, 23 (1992)
- (18) A. Yamaguchi, M. Shibata, and T. Hashinaga, J. Vac. Sci. Technol. B11, 2016 (1993)
- (19) A. Yamaguchi and Takeshi Nishikawa, J. Vac. Sci. Technol. B13, 962 (1995)
- (20) 登坂保弘、渡邊昌崇、福士大地、矢野浩、中島成、電子情報通信学会論文誌C、J89-C, 559 (2006)
- (21) J. Iihara, A. Yamaguchi, and K. Yamaguchi, SEI TECHNICAL REVIEW, 52, 99 (2001)
- (22) K. Uemura, S. Tomimatsu, M. Matsushima, T. Ohnishi, and H. Koike, Journal of the Japan Society of Precision Engineering 68, 756 (2002)
- (23) 市川弘之、伊東雅史、福田智恵、浜田耕太郎、山口章、中林隆志、電気学会論文誌C、128, 732 (2008)
- (24) H. Ichikawa, M. Ito, K. Hamada, A. Yamaguchi, and T. Nakabayashi, Jpn. J. Appl. Phys. 47, 7886 (2008)
- (25) H. Ichikawa, A. Kumagai, K. Hamada, A. Yamaguchi, and T. Nakabayashi, Jpn. J. Appl. Phys. 48, 022201 (2009)

- (26) H. Ichikawa, K. Hamada, A. Yamaguchi, and T. Nakabayashi, Jpn. J. Appl. Phys. 48, 042101 (2009)
- (27) H. Ichikawa, S. Matsukawa, K. Hamada, A. Yamaguchi, and T. Nakabayashi, Jpn. J. Appl. Phys. 48, 052102 (2009)
- (28) H. Ichikawa, K. Sasaki, K. Hamada, and A. Yamaguchi, Proc. Int. Symp. Testing and Failure Analysis, 265 (2008)
- (29) T. Kallstenius, J. Backstrom, U. Smith, and B. Stolts, J. Appl. Phys., 86, 2397 (1997)
- (30) P. De Wolf, M. Geva, T. Hantschel, W. Vandervorst, and R. B. Bylisma, Appl. Phys. Lett. 73, 2155 (1998)
- 

執筆者

山口 章 : シニアスペシャリスト

半導体技術研究所

コア技術研究部 部長

博士 (工学)

窒化物半導体光デバイスの研究開発、  
新規応用分野の開拓に従事

