

# ローコストミリ波MMICの開発

塚島光路\*・久保田 幹・馬場 修  
 丹後英樹・與那嶺 淳・徳満恒雄  
 長谷川 裕 一

Development of Low-Cost Millimeter-Wave MMIC — by Koji Tsukashima, Miki Kubota, Osamu Baba, Hideki Tango, Atsushi Yonamine, Tsuneo Tokumitsu and Yuichi Hasegawa — This paper describes the cost effective 77 GHz transmitter and receiver MMIC (monolithic microwave integrated circuit) that uses a three-dimensional MMIC technology optimized for flip-chip implementation. The MMIC structure incorporates inverse TFMS lines so that a ground metal can be applied to cover the whole chip surface except for interconnect pads. Four metal layers, including the ground metal, are formed between and the top surface of polyimide layers each of which is SiN coated for humidity proof. Hence, these MMIC chips require no package, and can be directly assembled on a printed circuit board. The transmitter MMIC is composed of an x8 multiplier chain (9.5 GHz/38 GHz MLT, 38 GHz AMP, and 38 GHz/76 GHz MLT), and a driver + power amplifier. A saturated output power of 14 dBm has been obtained between 76 and 77 GHz from this transmitter MMIC. A portion of the 38 GHz amplifier output is split for the receiver mixer. The receiver MMIC is composed of multi LNA + MIX blocks and a common x2 multiplier block that provides a 10 dBm of local oscillator power. A receiver gain of 10 dB and a noise figure of 7.8 dB for a baseband frequency at 10 MHz have been obtained. The die size of the transmitter is 1.5 mm x 2.0 mm and the chip area of the receiver is 1.9 mm x 1.3 mm.

Keywords: 3D-MMIC, WLCSP, automotive radar, transmitter, receiver

## 1. 緒 言

近年、大規模な交通事故を発端とした車の安全走行への要求が高まる中で、車へのミリ波レーダ搭載が進められている。低コスト化への期待から、車載レーダ用MMIC技術としてSiGe HBTが注目されている<sup>(1),(2)</sup>。しかしながら、高ftをベースとしたSiGe HBTは、耐圧とのトレードオフから、高出力のパワーアンプにクリティカルな問題を抱えており、レーダシステムとして品質への影響が懸念される。一方、GaAs pHEMTは高いftおよび耐圧特性を有し、現在のミリ波レーダの主流技術となっている。GaAs pHEMTの課題は、いかに性能を維持しつつ集積度を向上させ、チップコストを低減できるかにある。また、半田リフロー対応やパッケージレス化によるミリ波モジュールのコスト低減に寄与することも重要な課題である。

そこで、我々はMMICの高集積化が可能な3次元GaAs MMIC技術<sup>(3)</sup>を使用し、複数の受信機能を備えたMMICと送信器MMICを開発した。また、ミリ波モジュールの実装簡略化とパッケージレスによるコスト低減を目指し、Wafer Level Chip Size Package (WLCSP) 技術を開発した。本技術は、ミリ波モジュールの他のSMT部品と同じく半田リフロー実装を適用できる為、高い低コスト効果が期待できる。

本論文では、9.5GHz/76GHz周波数変換機能やドライバ増幅器、パワー増幅器を有する送信用MMICと、一つの

ローカル回路、および複数の受信部を有する受信MMICの開発について述べる。これらのMMICのチップサイズは $3.0\text{mm}^2$ と $2.47\text{mm}^2$ と非常にコンパクトに実現している。

## 2. WLCSP 構造と pHEMT

SMT実装と互換性のあるWLCSP構造を図1に示す。4層Au配線を有し、ポリイミド層で層間絶縁されている。この構造は3次元構造<sup>(3)</sup>と呼ばれており、加えて最上層はGND配線で覆われ、MMICとPCBの相互干渉を抑圧する構造となっている。多数のGNDパッドは、増加する機械

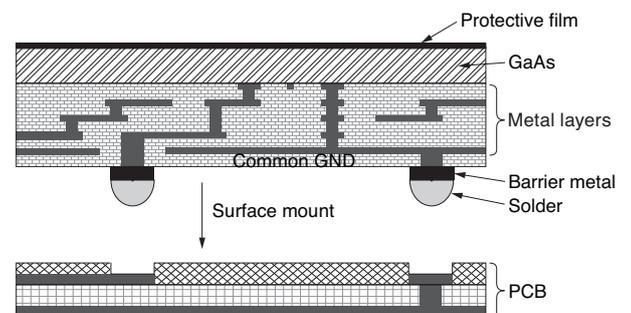


図1 WLCSPの縦構造イメージ図

的ストレスやパラレルプレートモードを抑圧する効果がある。これらの技術を適用することによりSMT実装を可能にしている<sup>(4)</sup>。チップ裏面の保護膜はチップ実装工程のトラブルを起こさないようにしている。1層目の配線は、伝送損失を小さくし、また他層の配線はレイアウトの自由度を上げる。伝送線路には逆TFMS線路を採用。1層目の10 $\mu\text{m}$ 幅伝送線路は、76GHzにおいて、1.1dB/mmの低損失を実現している。能動素子AlGaAs/GaAs 0.1 $\mu\text{m}$  pHEMTは、 $f_t = 85\text{GHz}$   $f_{\text{max}} = 230\text{GHz}$  ( $\text{NF}_{\text{min}} = 0.5\text{dB}@12\text{GHz}$ )の特性である。受動素子として、MIMキャパシタ、エピタキシャル抵抗を採用している。

### 3. 送信MMIC

図2に、送信器のブロックダイアグラムを示す。主な機能は増幅と周波数変換である。

増幅器のトポロジは、高いゲインと小さいサイズという特長を有するカレントリユース増幅器<sup>(3)、(5)</sup>を採用している。8通倍の周波数変換器は、最初に9.5GHz/38GHz 4通倍器、次に2段の38GHz増幅器を経て、38GHz/76GHz 2通倍器のカスケード接続で構成されている。図3に8通倍構成および通倍回路図を示す。各通倍器(2通倍、4通倍)はゲート接地、ソース接地HEMTを並列接続とし、バ

ランスの取れたトポロジ<sup>(6)</sup>を採用している。このトポロジの特長は広帯域(例えば4通倍 34GHz-40GHz)で、回路サイズや温度変動は小さく、3倍波を抑圧可能なことである。加えて、このペアは50 $\Omega$ に近い入力インピーダンスを有し、入力パワーレベルが大きく増加しても、ゲート部分にダメージを与えない。つまり飽和出力領域まで入力できるので、安定した出力パワーレベルを得ることができる。4通倍と2通倍の間に2段の38GHzカレントリユース増幅器があり、その後段の出力は飽和出力となっている為に、38GHz/76GHz通倍器の77GHz出力変動は小さい。この増幅器は通過帯域フィルタと同様の役割も果たしている。5V電圧を供給した時の電流は70mA以下である。4通倍と2通倍の変換利得を図4に示している。それぞれの入力パワーレベルを10dBmに設定したとき、変換利得は-22dBと-13dBである。

2段の76GHzドライバ増幅器の後で、パワー増幅器がウィルキンソンディバイダにより合成される。それぞれの増幅器のゲートサイズは40 $\mu\text{m} \times 4$ である。76GHzユニット増幅器は(38GHz増幅器と同じ)カレントリユーストポロジなので、高いゲインとドレイン-ソース電圧が半減されることにより飽和状態に早く到達する<sup>(3)</sup>。ウィルキンソンディバイダは、配線間隔を30 $\mu\text{m}$ と狭くしても無視できる程度のカップリングしかない為、非常に狭いエリアで設計している。76GHz増幅器の利得と飽和パワーは、11dBと10dBmである。図5に、76GHzユニット増幅器を測定した小信号特性を示す。

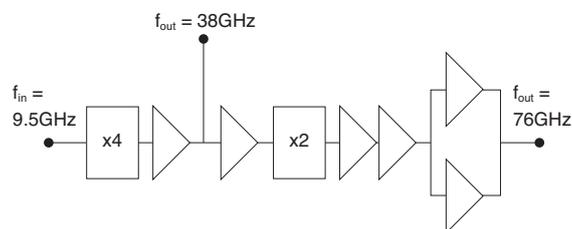


図2 送信器のブロックダイアグラム

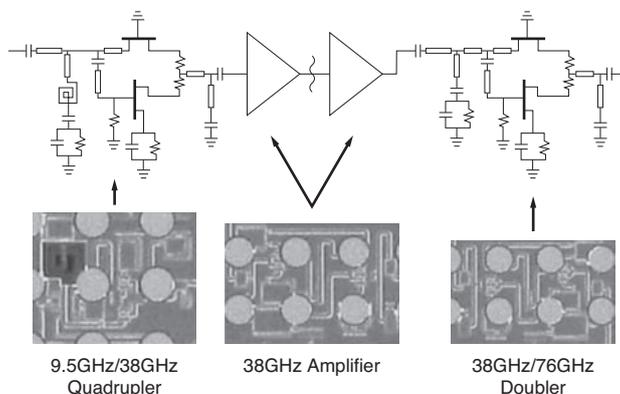
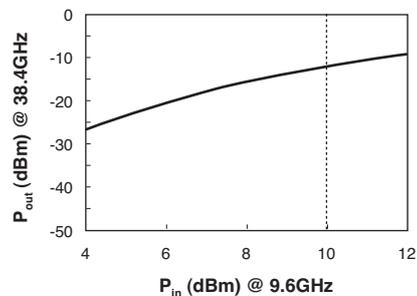
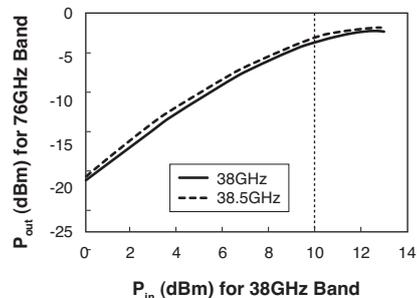


図3 8通倍構成および通倍回路図とチップ写真



(a) 9.5GHz/38GHz 4通倍器



(b) 38GHz/76GHz 2通倍器

図4 4通倍器および2通倍器測定結果

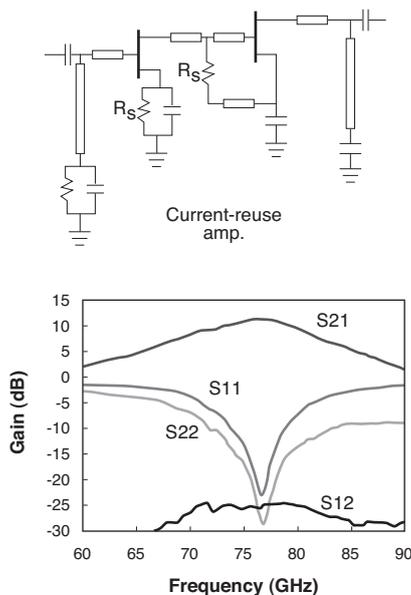
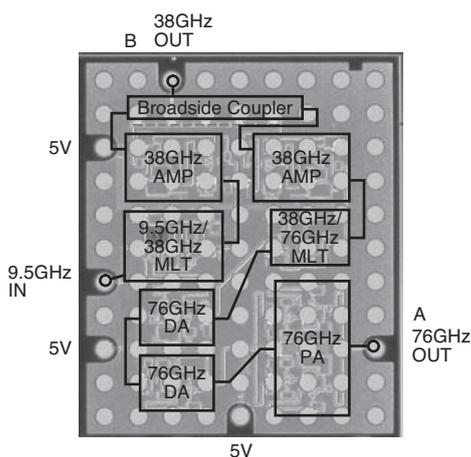
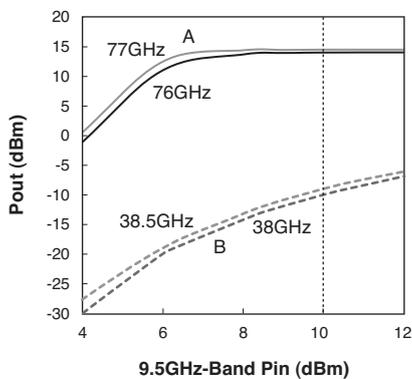


図5 ユニット増幅器回路図と小信号測定結果



(a) 送信MMICとブロックダイアグラム



(b) 周波数変換特性

図6 送信MMICと出力パワー特性評価結果

送信MMICのチップ写真および図2で示した回路の評価結果を図6に示す。この特性は、ウェーハ上のプローブ評価結果である。各コンポーネントは適切に配置され、チップサイズを最小化している。チップサイズは1.5mm×2.0mm。ポートAの76GHz飽和出力は10dBm@9.5GHzの入力時に14dBm。76GHz出力ポートには、半分の周波数(38GHz)で20dB低い信号を同時に出力しているが、それは導波管アンテナインターフェースによって除かれる。ポートBの38GHz出力は、入力電力10dBm@9.5GHzの時に-10dBmである。この出力は受信MMICのローカルポートに入力される。送信MMICの消費電力は650mW(5V,130mA)である。

#### 4. 受信MMIC

図7に受信ブロックダイアグラムを示す。これには2つの低雑音フロントエンドと一つのローカル回路が集積されている。各フロントエンドユニットには2段の低雑音増幅器とバランスドレジスティブミキサを有している。ローカル回路は、38GHzバッファ増幅器、38GHz/76GHz2通倍器、3つの76GHz増幅器を経て、ミキサに10dBm@76GHzのローカル信号を供給している。受信MMICの設計において、38GHzのローカル信号を選んだ理由は、安定性や76GHz帯のループ発振を除く為である。送信MMICから38GHz出力を供給するのも同じ理由による。したがって、38/76GHz通倍チェーンが受信MMICの中にも実装されている。これは、送信MMICと同様の増幅トポロジである。低雑音増幅器のゲートサイズは40μm×2で、ドレイン電流は低雑音指数となるように調整されている。

バランスドレジスティブミキサは使用温度範囲内において1dB以下と温度変動が小さく、約5dBmという高いP1dB特性を有している。変換利得は約-12dB。またDCバイアスを必要としない回路のため低消費電力化に寄与している。このミキサのトポロジはローカルRF間のローカルリークを抑圧している。図8に回路図および特性、チップ拡大写真を示す。

図9に受信MMICのブロックダイアグラム付きチップ写真を示す。この受信MMICもチップエリアが小さくなるよ

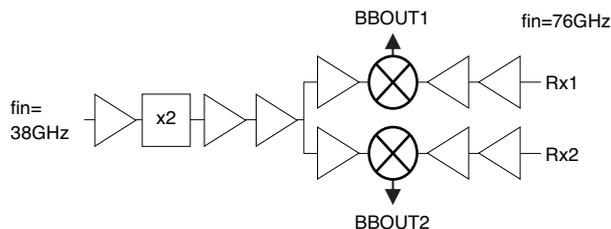


図7 受信器のブロックダイアグラム

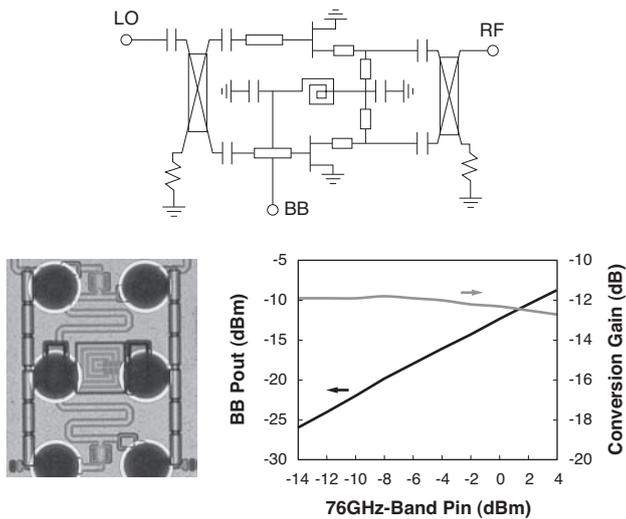
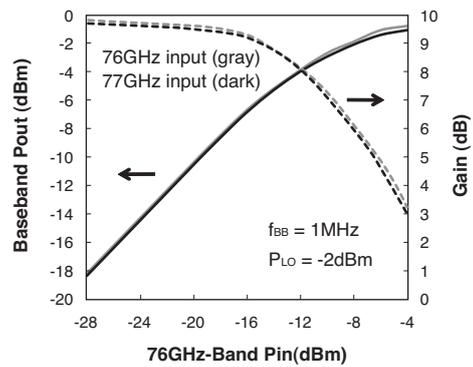
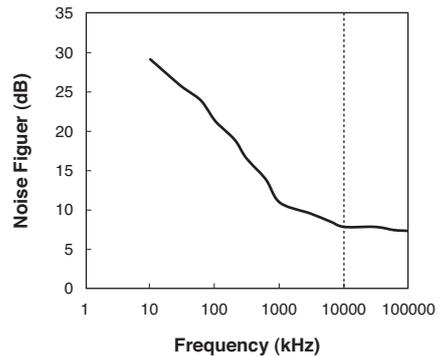


図8 バランスドレジスティブミキサと特性



(a) 変換利得



(b) ベースバンド雑音指数

図10 受信MMICの特性評価結果

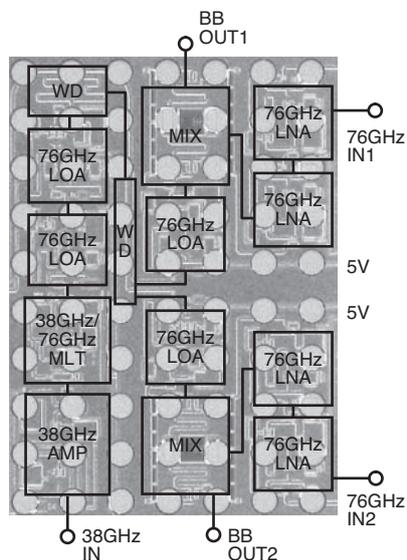


図9 受信MMICとブロックダイアグラム

うに回路を配置している。チップサイズは1.9mm×1.3mm。特性はウェーハ上でのプローブ評価結果である。図10に変換利得と雑音指数特性を示す。変換利得は約10dBで入力P1dBは-14dBm。雑音指数は1MHzまで-10dB/decadeで減少し、7.8dB@10MHzとなっている。消費電力は500mW (5V,100mA) である。

重要な課題として受信MMICの76GHz帯入力ポート間のアイソレーションがある。実装時にはチップ表面金属と評価ボード上の表面金属に挟まれた空間が存在する為である。フリップチップ実装する基板設計には細心の注意が必要である。我々の最新の評価基板アイソレーションは35dB以上であった。また、送信MMICを基板実装し出力

評価を行った結果は13.5dBm@76GHzであった。チップ—実装間での損失増加は僅か1dB@76GHzである。

## 5. 結 言

Wafer Level Chip Size Package (WL CSP) テクノロジを適用した、送信MMICと受信MMICを開発した。チップサイズは、それぞれ僅か1.5mm×2.0mmと1.9mm×1.3mmと集積化されている。送信MMICの出力パワー特性は14dBm@76GHz~77GHz。受信MMICは変換利得10dBで、雑音指数は7.8dB@10MHzであった。このテクノロジーは車載レーダのコスト低減に大きく寄与すると考えられる。

## 用語集

※1 逆TFMS線路

Inverse Thin Film MicroStrip line : 高周波伝送線路の1方式。

※2 SMT実装

Surface Mount Technology実装 : プリント基板の表面に電子部品を直接ハンダ付けする技術。

## 参 考 文 献

- (1) Sean T. Nicolson, et al "A Low-Voltage 77-GHz Automotive Radar Chipset" MTT-S Digest, pp388 (2007)
  - (2) H. P. Forstner et al., "A 77GHz 4-channel automotive radar transceiver in SiGe," in IEEE Radio Frequency Integrated Circuits Symposium Dig., Atlanta, pp. 233-236.
  - (3) T. Tokumitsu, B. Piernas, A. Oya, K. Sakai, and Y. Hasegawa, "K-band 3-D MMIC low noise amplifier and mixer using TFMS lines with ground slit," IEEE Microwave and Wireless Components Letters, vol. 15, no. 5, pp. 318-320 (May 2005)
  - (4) H-Q Tserng, L. Witlowski, A. Ketterson, P. Saunier, and T. Jones, "K/Ka-band low-noise embedded transmission line (ETL) MMIC amplifiers," IEEE RFIC Symposium Dig., Baltimore, June 1998, pp. 183-186 (1998)
  - (5) Y. Mimino et al, "High gain-density K-band P-HEMT LNA MMIC for LMDS and satellite communication," MTT-S Digest, pp. 17-20 (2000)
  - (6) T. Tokumitsu, "K-band and millimeter-wave MMICs for emerging commercial wireless applications," IEEE Trans. Microwave Theory Tech., vol. 38, no. 11, pp. 2066-2072 (Nov. 2001)
- 

## 執 筆 者

塚島 光路\* : 伝送デバイス研究所 回路技術研究部  
ミリ波MMICの開発に従事



久保田 幹 : 伝送デバイス研究所 回路技術研究部 グループ長

馬場 修 : 伝送デバイス研究所 回路技術研究部 主査

丹後 英樹 : 情報通信研究所 無線伝送システム研究部 主査

與那嶺 淳 : 伝送デバイス研究所 回路技術研究部

徳満 恒雄 : 伝送デバイス研究所 直轄技師長 博士 (工学)

長谷川裕一 : 住友電工デバイス・イノベーション㈱  
電子デバイス事業部 電子デバイス開発部 部長

---

\*主執筆者