

低転位 GaN 基板上の低抵抗・高耐圧 GaN ダイオード

住吉和英*・岡田政也・上野昌紀
木山 誠・中村孝夫

Low On-Resistance and High Breakdown Voltage GaN SBD on Low Dislocation Density GaN Substrates — by Kazuhide Sumiyoshi, Masaya Okada, Masaki Ueno, Makoto Kiyama and Takao Nakamura — Vertical GaN Schottky Barrier Diodes (SBDs) were fabricated on freestanding GaN substrates with low dislocation density. A high quality n-GaN drift layer with an electron mobility of 930 cm²/Vs was obtained under the growth conditions optimized by reducing the intensity of yellow luminescence using conventional photoluminescence measurements. The concentration of impurities in the n-GaN drift layer was less than the detection limit of secondary-ion-mass spectroscopy. The specific on-resistance (R_{onA}) and the breakdown voltage (V_B) of the SBDs were 0.71 mΩcm² and over 1100 V, respectively. The figure of merit (V_B^2/R_{onA}) was 1.7 GW/cm², which is the highest value among previously reported SBDs for both GaN and SiC. A forward current of 6 A at a forward voltage of 1.46 V and a breakdown voltage of 600V was demonstrated in the SBD with an electrode area of 1.1 x 1.1 mm² for power applications.

Keywords: GaN, Schottky barrier diode, SBD, photoluminescence

1. 緒 言

近年、化石燃料の枯渇や地球温暖化、原油・天然ガス原料の高騰、東日本大震災の原発事故の問題などから省エネルギー社会の実現が急務となっており、高効率な電力変換機器の需要が高まっている。窒化ガリウム (GaN) は、青色、白色の発光ダイオード (LED : Light Emitting Diode)、青紫色レーザーダイオード (LD : Laser Diode) など光素子用途の開発・実用化が先行したが、近年ではパワーデバイス用途としても期待されている。GaN は、表 1 に示すように、シリコン (Si) に比べ、約 3 倍と大きなバンドギャップ、約 10 倍の絶縁破壊電界、高い飽和電子速度など材料特性の優位性を持つ。高効率化のためには、半導体素子のオン抵抗^{*1}の低減が課題となる。オン抵抗は、絶縁破壊電界の 3 乗に反比例する。絶縁破壊電界の大きな GaN を用いることでオン抵抗は Si と比較して 1000 分の 1 まで低減させることが理論的に可能となり、SiC とともに高い性能指数を有するパワーデバイスとして注目されている。

これまでに研究・開発された GaN を用いたパワーデバイスでは、サファイア、SiC 等の異種基板上でエピタキシャル成長されていたため、主に横型のデバイスしかできなかった。しかし Si や SiC などの既存の大電力用途のデバイスは縦型が主である。これは、配線、パッケージングの容易さ、高い面積効率を有するなどの理由から横型に比べ縦型が大電流・高電圧デバイスに有利なためである。GaN 系で縦型構造を作製する場合には、1) 転位と呼ばれる結晶性の乱れが電流リークの原因となるため GaN 基板の低転位化、2) GaN 基板上有機金属気相エピタキシャル

表 1 Si, SiC, GaN の特性比較

	Si	4H SiC	GaN
バンドギャップ E_g (eV)	1.1	3.26	3.39
飽和電子速度 v_{sat} (x10 ⁷ cm/s)	1.0	2.0	2.5
絶縁破壊電界 E_c (x10 ⁶ V/cm)	0.3	3.0	3.3
性能指数 $\epsilon\mu E_c^3$ (= V_B^2/R_{onA} , 対 Si)	1	565	957

(OMVPE)^{*2}法の成長技術開発が重要、となる。

半導体技術研究所では、当社の低転位 GaN 基板を用いたパワーデバイスの優位性を実証するため、パワーデバイスのなかで基本となるショットキーバリアダイオード (SBD : Schottky Barrier Diode) により評価を進めてきた^{(1),(2)}。今回の報告では、GaN 基板上の n-GaN ドリフト層を高品質化するため、今まで評価できなかった SIMS^{*3}分析の検出限界以下の不純物濃度を評価するために PL法^{*4}を活用した評価手法を開発することで、エピタキシャル成長技術のさらなる改善を可能にした。その結果、n-GaN ドリフト層の電子移動度を大きく改善することに成功し、オン抵抗 0.71 mΩ cm²、逆方向の耐圧 1100V の低抵抗・高耐圧の縦型 GaN SBD を作製することができた。性能指数^{*5} (V_B^2/R_{onA}) は 1.7 GW/cm² であり、これは GaN と SiC の SBD に関する報告の中で最も高い値であった。さらに、電極サイズ 1.1 x 1.1 mm²、順方向電流 6A 時の電圧 1.46V で、逆方向の耐圧 600V のアンペア級 SBD 試作に成功し、当社 GaN 基板の縦型パワーデバイス用への応用を実証した。

2. 実験方法

試作した縦型 GaN SBD の構造を図 1 に示す。GaN 基板はハイドライド気相成長 (HVPE : Hydride vapor phase epitaxy) 法で作製した。基板の転位密度は、 $1 \times 10^6 \text{cm}^{-2}$ 以下である。GaN ドリフト層は、GaN 基板上に、OMVPE 法により成長温度 1050°C で、Si をドーピングしながら厚み $5\mu\text{m}$ の結晶を成長させた。n-GaN ドリフト層の原料として、有機金属の TMG (Trimethylgallium) とアンモニア (NH_3) を使い、モノシラン (SiH_4) により n 型ドーピングを行った。n-GaN ドリフト層中の Si ドーピングは、 $8 \times 10^{15} \text{cm}^{-3}$ 一定になるように SiH_4 流量を調整した。PL 評価は、波長 325nm He-Cd レーザを用い、励起密度 $5\text{W}/\text{cm}^2$ で、室温にて測定した。n-GaN ドリフト層表面のショットキー電極は、EB 蒸着した Ni/Au 電極をフォトリソグラフィによるリフトオフ法にて、直径 $100\mu\text{m}$ にパターン形成した。n-GaN ドリフト層の電子移動度は、SBD のオン抵抗の n-GaN ドリフト層膜厚依存により計算した。ショットキー電極の終端構造として、電極端に集中する電界を緩和しブレークダウンによる破壊を低減するため、 SiN_x 膜のフィールドプレート (FP) ^{*6} 構造を用いた⁽²⁾。基板の裏面側のオーミック電極は、Ti/Al/Ti/Au を EB 蒸着にて形成した。

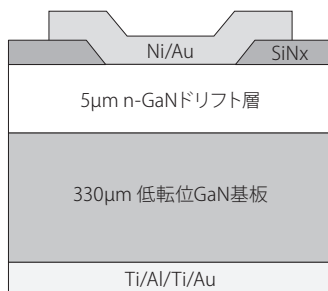


図1 FP構造の縦型 GaN SBD 断面図

3. 実験結果

OMVPE 法により成長した n-GaN ドリフト層の室温 PL スペクトルを図 2 に示す。スペクトルには、2つのピークが有り、 3.4eV のピークはバンド端発光 (UV : near-band-edge ultraviolet)、欠陥に起因する 2.2eV のピークはイエローミネッセンス (YL : Yellow Luminescence) と呼ばれる。 NH_3/TMG モル比が増加すると、UV ピーク強度 (I_{UV}) で規格化された YL 強度 ($I_{\text{YL}}/I_{\text{UV}}$) が減少しており結晶品質が改善していることを示している。図 3 は、FP 構造を用いていない直径 $100\mu\text{m}$ のショットキーバリア電極により、図 2 で示した各条件の n-GaN ドリフト層を用

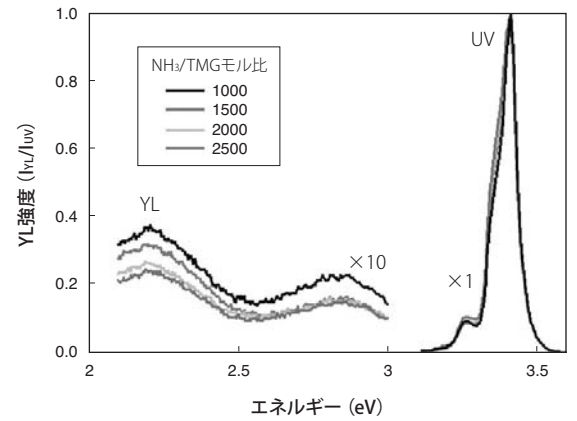


図2 n-GaN ドリフト層の室温 PL スペクトル

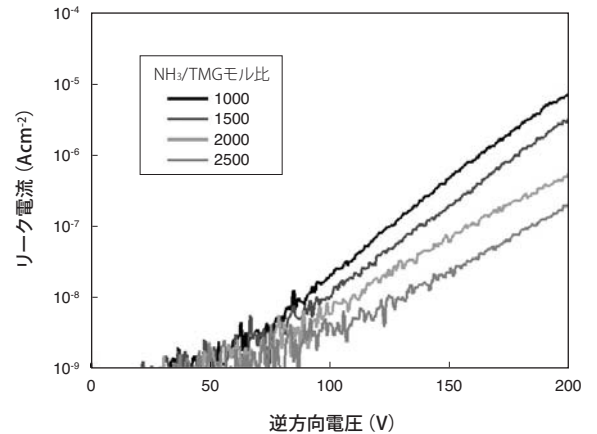


図3 SBD の逆方向リーク電流-電圧特性

いた SBD の逆方向リーク電流特性を示す。 NH_3/TMG モル比が増加すると、逆方向のリーク電流が減少する。逆方向電圧 200V 時の各条件のリーク電流と YL 強度 ($I_{\text{YL}}/I_{\text{UV}}$) を図 4 に示す。これは、n-GaN ドリフト層の結晶欠陥を低減し、YL 強度を小さくすることで、n-GaN ドリフト層の結晶が高品質化し、リーク電流を低く抑えられることを表す。

イエローミネッセンスの起源は、Ga サイトの空孔起因の深いアクセプタ準位によるものと、不純物である炭素起因の深いアクセプタ準位によるものが報告されている^{(3)~(6)}。 NH_3/TMG モル比が高い成長条件では、GaN 結晶中に Ga サイトの空孔を多く作る傾向が報告されているが、我々の実験ではその傾向は見られないため、n-GaN ドリフト層のイエローミネッセンスは Ga サイト空孔起因の無いことを示している。 NH_3/TMG モル比が高い成長条件では、GaN 結晶中の炭素不純物が低減するとの報告⁽⁷⁾ があり、我々の図 1 の結果と一致していることから、イエローミネッセンスは炭素不純物起因であると考えている。このよ

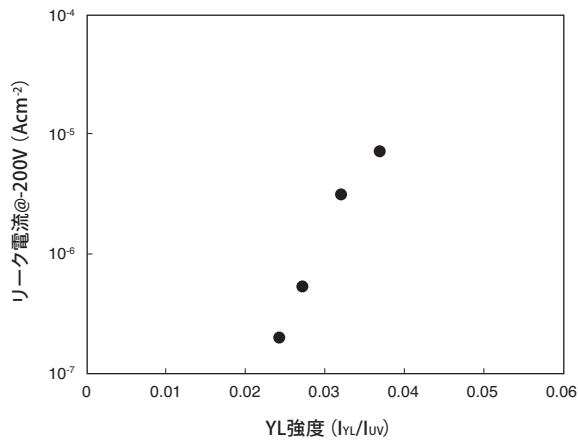


図4 n-GaN ドリフト層のYL 強度-逆方向電流依存

うなエピ結晶中の変化はSIMSでは分析できず、今回採用したPL法を用いた詳細な評価によりはじめて分析が可能となり、不純物を低減した高品質なn-GaNドリフト層を得ることに成功した。

図5にSBDのn-GaNドリフト層の膜厚3~7 μm 条件の各オン抵抗を示す。n-GaNドリフト層の成長条件は、新しく採用したPL評価で最適化したNH₃/TMGモル比2500で、キャリア密度は $8 \times 10^{15} \text{cm}^{-3}$ 一定とした。n-GaNドリフト層の電子移動度は、図5に示すオン抵抗の膜厚依存から算出した。低転位Ga₂O₃基板上に成長した高品質n-GaNドリフト層の電子移動度は、論文⁽⁹⁾に報告されている理論値に近く、n-GaNドリフト層として非常に優れた高い移動度 $930 \text{cm}^2/\text{Vs}$ が得られた。図5でn-GaNドリフト層膜厚0 μm と点線の切片は、Ga₂O₃基板の抵抗を表し $0.28 \text{m}\Omega \text{cm}^2$ であり、比抵抗から計算したGa₂O₃基板の抵抗 $0.33 \text{m}\Omega \text{cm}^2$ (基板の比抵抗 $0.01 \Omega \text{cm}$ 、Ga₂O₃基板膜厚 $330 \mu\text{m}$) とほぼ一致しており、計算の正確性を確認できた。

図6に5 μm n-GaNドリフト層のFP構造SBDデバイスの順方向と逆方向のI-V特性に示す。オン抵抗は、順方向の電流密度が $500 \text{A}/\text{cm}^2$ で $0.71 \text{m}\Omega \text{cm}^2$ 、逆方向の耐圧は、1100V以上が得られた。図7に逆方向耐圧 (V_B) とオン抵抗 (R_{onA}) の相関図に示す^{(10)~(12)}。今回のオン抵抗-逆方向耐圧の結果は、SiCの材料限界を超えることができた。他材料とデバイス特性を比較できる性能指数 (V_B^2/R_{onA}) は $1.7 \text{GW}/\text{cm}^2$ で、これはGa₂O₃とSiCの縦型SBDに関する報告の中で最も高い値であった。この非常に低いオン抵抗と高い性能指数は、低転位Ga₂O₃基板上に、PL評価を用いたYL強度による成長条件の改善で得られた高品質なn-GaNドリフト層を用いることで実現でき、Ga₂O₃半導体のパワーデバイスの優位性を実証することできた。

図8に、試作したチップサイズ $1.3 \times 1.3 \text{mm}^2$ 、電極サイズ $1.1 \times 1.1 \text{mm}^2$ の大面积SBDのI-V特性を示す。実装は、CuWステムの上にチップをマウントして、Auワイヤーでボンディングした。このSBDの特性は、順方向電圧1.46V

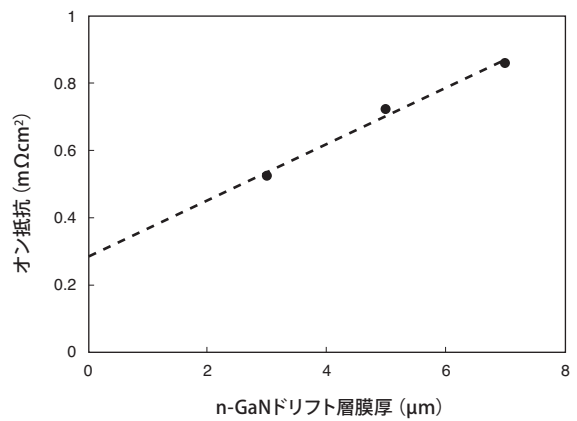


図5 オン抵抗-n-GaNドリフト層膜厚依存

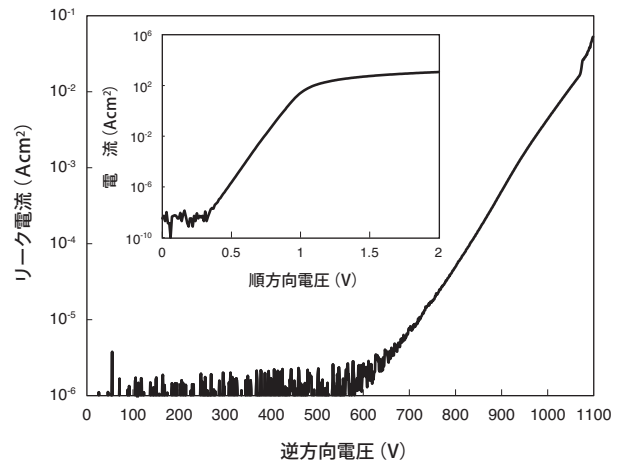


図6 FP構造SBDの順方向、逆方向I-V特性

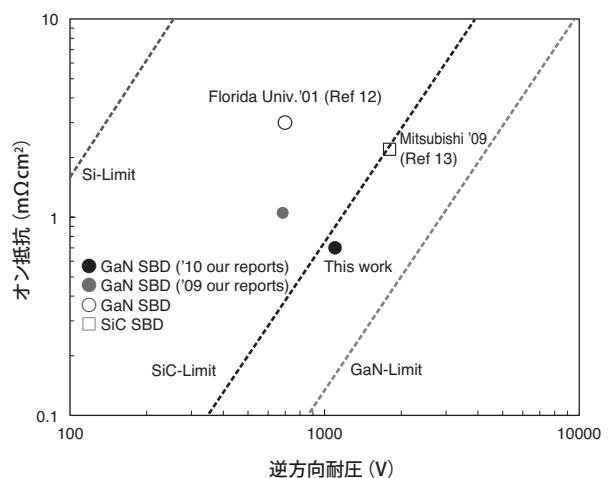


図7 GaN、SiCの縦型SBDの報告、オン抵抗-耐圧

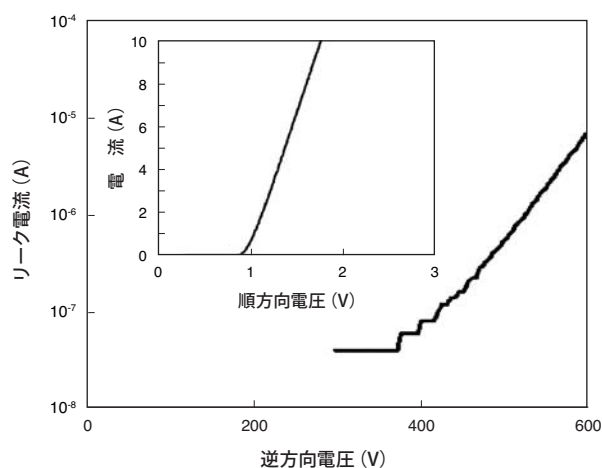


図8 1.1×1.1mm² SBDの順方向、逆方向I-V特性

順方向電流6A、順方向の電流密度500A/cm²時にオン抵抗0.84mΩ cm²であった。耐圧は、逆方向リーク電流が10μA（電流密度8×10⁻⁴A/cm²）時で、600Vであった。この結果、低転位GaN基板上に、高品質なn-GaNドリフト層を成長することで、逆方向の耐圧の劣化を防ぐことができ、実用化に必要な耐圧600Vのアンペア級デバイスができることを実証した。

4. 結 言

GaNは優れた物性を有していることから、次世代パワーデバイス用途の半導体材料として期待されており、当社の強みを生かせる材料でもある。今回、我々は、PL評価を用いることで炭素不純物を低減する成長条件を確立し、当社低転位GaN基板上に、非常に優れた高い電子移動度930cm²/Vsのn-GaNドリフト層を得ることができた。この高品質n-GaNドリフト層を用いた縦型GaNSBDの電気特性は、耐圧1100V以上、オン抵抗0.71mΩ cm²であり、性能指数(V_B²/R_{onA})が1.7GW/cm²である。この結果は、SiCの材料限界を超え、SiCとGaNのSBDで報告されている性能指数の中で最大である。また、実使用レベルにある、順方向電流6A時に順方向電圧1.46Vで、耐圧600Vのアンペア級の大面積SBD（電極サイズ1.1×1.1mm²）試作に成功した。今回の開発により、GaN半導体のパワーデバイスの優位性と、当社の低転位GaN基板を用いたパワーデバイス用途の可能性を実証できた。

用語集

※1 オン抵抗

スイッチング素子が通電状態であるときの抵抗。低オン抵抗であるとロスが小さくなり高効率となる。

※2 OMVPE

Organicmetal vapor phase epitaxy：有機金属蒸気を原料とする気相成長法。

※3 SIMS

Secondary ion mass spectroscopy：不純物濃度の評価手法。炭素不純物の検出限界は、10¹⁶ cm⁻³前後。

※4 PL法

Photoluminescence：PL法とは光を使って高感度に半導体中の不純物の有無や発光の原因を調べる半導体材料の評価方法のひとつ。

※5 性能指数（バリガー指数）

パワーデバイスの材料優位性を示す指標の一つ。バリガー指数はV_B²/R_{onA}（=μεEc³）で計算される。

※6 FP構造

Field Plate：電界集中を緩和するために、ショットキー電極の電極端を図1に示すように、絶縁膜を設けることで、電界を横方向に分散させる耐圧構造。

参 考 文 献

- (1) S. Hashimoto, Y. Yoshizumi, T. Tanabe, M. Kiyama, J. Crystal Growth 298 (2007) 871
- (2) 堀井拓、宮崎富仁、斎藤雄、橋本信、田辺達也、木山誠、SEIテクニカルレビュー第174号、p.p.77-80 (2009)
- (3) J. Neugebauer and C. G. Van de Walle: Appl. Phys. Lett. 69 (1996) 503
- (4) C. H. Seager, A. F. Wright, J. Yu, and W. Gotz: J. Appl. Phys. 92 (2002) 6553
- (5) R. Armitage, W. Hong, Q. Yang, H. Feick, J. Gebauer, and E. R. Weber, S. Hautakangas, and K. Saarinen: Appl. Phys. Lett. 82 (2003) 3457
- (6) T. Ogino and M. Aoki: Jpn. J. Appl. Phys. 19 (1980) 2395
- (7) D. D. Koleske, A. E. Wickenden, R. L. Henry, and M. E. Twigg: J. Cryst. Growth 242 (2002) 55
- (8) Z. M. Li, S. P. McAlister, W. G. McMullan, C. M. Hurd, and D. J. Day: J. Appl. Phys. 67 (1990) 7368
- (9) Jeong Ho You, Jun-Qiang Lu, and H. T. Johnson: J. Appl. Phys. 99 (2006) 033706
- (10) W. Saito, I. Omura, T. Ogura, H. Ohashi: Solid-State. Electron. 48 (2004) 1555
- (11) A. P. Zhang, J. W. Johnson, B. Luo, F. Ren, S. J. Pearton, S. S. Park, Y. J. Park, and J.-I. Chyi: Appl. Phys. Lett. 79 (2001) 1555

(12) N. Miura, S. Yoshida, Y. Nakao, Y. Atsuno, K. Kuroda, H. Watanabe, M. Imaizumi, H. Sumitani, H. Yamamoto, and T. Oomori: Jpn. J. Appl. Phys. 48 (2009) 04C085

執筆者

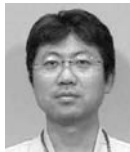
住吉 和英* : 半導体技術研究所 主査 博士 (工学)



岡田 政也 : 半導体技術研究所 博士 (工学)



上野 昌紀 : 半導体技術研究所 グループ長
博士 (理学)



木山 誠 : 半導体技術研究所 主幹 博士 (工学)



中村 孝夫 : 半導体技術研究所 部長 博士 (工学)



*主執筆者