

# 表面実装に対応したミリ波帯 MMIC低雑音増幅器

## Millimeter-Wave Low Noise Amplifiers Suitable for Flip-Chip Assembly

川崎 健\*  
Takeshi Kawasaki

大塚 晃  
Akira Otsuka

久保田 幹  
Miki Kubota

徳満 恒雄  
Tsuneo Tokumitsu

長谷川 裕一  
Yuichi Hasegawa

Eバンド(71~86GHz)は周波数を広帯域に利用できるため、自動車レーダ(76GHz帯、79GHz帯)や携帯・モバイル通信を支える大容量バックホール用周波数帯として注目されている。これらEバンド無線機器の性能やコストは、機器を構成するデバイスはもとより、デバイスの実装形態に大きく依存する。SEDI/SEIではマイクロ波およびミリ波帯デバイスの実装を簡易化、量産化するため、3-D GaAs MMIC技術を発展させたWafer-Level Chip Size Package (WLCSP) 技術を開発した。ここではこの3-D WLCSP技術を用いたミリ波帯低雑音増幅器(LNA: Low Noise Amplifier)について、従来のワイヤ実装を用いたLNAと比較しながら紹介する。

The E-band (71-86 GHz) is highly expected recently, because of the available wide frequency range, to support backhaul systems for cell phone and mobile communication systems at much higher data rate. The performance and cost of the E-band wireless equipment strongly depend on not only the available devices but also the assembly form. Sumitomo Electric Device Innovations, Inc. (SEDI) and Sumitomo Electric Industries, Ltd. have newly developed so called three-dimensional wafer level chip size package technology (3-D WLCSP) in order to mass produce microwave and millimeter-wave devices and also assemble them simply in the flip-chip fashion. In this paper, we present a low noise amplifier WLCSP-MMIC and some of its design detail in comparison with conventional wire-connected planar low noise amplifier MMIC.

キーワード：WLCSP、ミリ波応用、フリップチップ、低雑音増幅器、実装性

## 1. 緒言

通信容量の飛躍的な拡大に伴い、無線モバイルのバックホール用周波数帯として高速大容量通信が可能なEバンドが注目されている。Eバンドを用いたアプリケーションとしては、自動車安全走行支援用レーダが通信機器に先行しており、その市場は年々拡大しつづき、2016年には数百万ユニット/年に達するとみられる。これらEバンド無線機器の性能やコストは、機器を構成するデバイスはもとより、デバイスの実装形態に大きく依存するため、低コストで量産性に優れたミリ波帯実装技術が求められてきた。住友電工デバイス・イノベーション(SEDI)および当社(SEI)では3-D GaAs MMIC技術を発展させたWafer-Level Chip Size Package (WLCSP) 技術を上げた<sup>(1)~(4)</sup>。WLCSP技術は、接地導体で覆われたチップ表面の微小半田ボールを介して表面実装を可能とする。このため、パッケージやワイヤ接続が不要であり、また、実装後の調整工程も削減できるため、実装コストの大幅な低減と高い量産性を実現している。WLCSP技術を用いたデバイスは、準ミリ波帯(13~38GHz)での基地局間無線通信や車載レーダ(77GHz)の送信用増幅器として製品化している。

ここでは、この3-D WLCSP技術を用いたEバンド通信用

LNAについて、従来のワイヤ実装を用いたLNAと比較しながら記述する。

## 2. ワイヤボンディングとフリップチップ

図1に従来のワイヤボンディング技術と3-D WLCSP技術を示す。ワイヤボンディング技術では、ICチップ周辺部にあるボンディングパッドとパッケージ側のリード電極を金細線により電気的に接続し、実装する。ミリ波帯ではパッケージでの損失が大きいため、複数のチップを伝送線路のある基板に実装し、全体を気密封止する手法が用いられる。このとき、金細線の長さやチップの配置位置のバラつきが高周波特性に大きく影響する。また、ワイヤや他のチップからの放射が筐体内での不安定性を生じさせることもある。半田リフローに対応しようとすれば別途表面実装用のインタポーザが必要となる。

一方、3-D WLCSP技術は耐湿性処理を施しているため、パッケージが不要である。また、チップ最表面を接地金属で覆っているため、ワイヤ実装品と異なり、外部からの放射によってチップ回路が不安定になることも皆無である。接地用および入出力・電源用パッドはバリアメタル<sup>\*1</sup>で形成し

ており、パッド上に微小半田ボールを配置している。実装はPCBにチップをアップサイドダウンで配置してリフローすればよく、多少の位置ずれはリフロー時にセルフアラインされるため、実装バラつきによる特性への影響を小さくできる。LNAのように、実装基板との接続部のインピーダンスが特性に影響を及ぼすデバイスでは、このようなバラつきを軽減できる実装は非常に優位である。

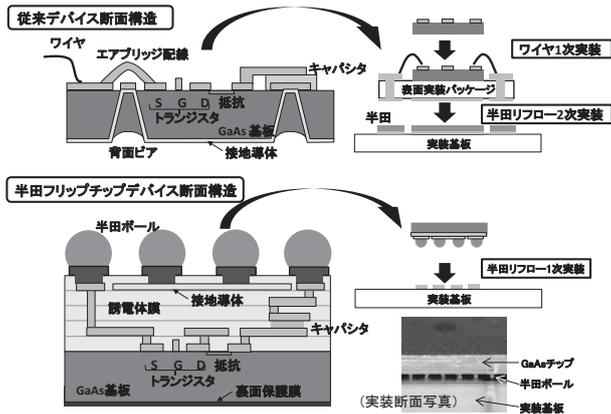


図1 ワイヤボンディング技術と3-D WLCSP技術

### 3. 増幅器の雑音指数

増幅器は信号を増幅すると同時に、雑音を発生、増幅する。受信機の雑音性能はS/N比 (Signal-noise ratio) で表され、入力波のS/Nと出力波のS/Nの比を雑音指数 (Noise Figure, NF) \*2と定義している。

増幅器の雑音指数は、信号源のアドミッタンス ( $Y_S$ ) を用いて式 (1) で表現される。

$$F = F_{\min} + \frac{r_n}{\text{Re}(Y_S)} |Y_S - Y_{\text{OPT}}|^2 \quad \dots \quad (1)$$

ここで、 $r_n$ はFETの等価雑音抵抗と呼ばれる。 $Y_{\text{OPT}}$ は最適入力アドミッタンスと呼ばれ、最も低い雑音指数を与える信号源アドミッタンスを指す。 $F_{\min}$ は式 (2) に示すような周波数依存性を持ち、周波数とともに増加する。

$$F_{\min} = 1 + a(f/f_T) + b(f/f_T)^2 \quad \dots \quad (2)$$

増幅器を多段に接続した場合のNFを式 (3) に示す。

$$F = F_1 + \frac{F_2 - 1}{G_1} + \dots + \frac{F_n - 1}{G_1 G_2 \dots G_{n-1}} \quad \dots \quad (3)$$

式 (3) より、多段増幅器の雑音特性は初段および2段目のNFおよび利得でほぼ決定されることがわかる。

以上をまとめると、LNAの設計には、 $Y_{\text{opt}}$ にコンジュゲ

ト (共役) な入力整合回路の実現と、初段および2段目の利得を高くし3段目以降のNFの被りを抑制することが重要となる。これらは一般的なLNA全てに当てはまることであるが、ミリ波帯のLNAを設計するには、上記に加え、実装基板とのインターフェースのインピーダンスとそれを含めた入力整合回路のロスについても配慮する必要がある。いずれも周波数が低いときはほとんど無視できるレベルであるが、Eバンドのような高周波帯では、ワイヤや半田ボールのもつわずかなインダクタンスが整合回路のインピーダンスやロスに大きな影響を与える。さらにはワイヤや半田ボールを取り付ける金属パッドの容量も特性に影響を及ぼす。

WLCSPはワイヤ実装品と比較して対地寄生容量が大きく、寄生容量起因のロスが大きい。このため、HEMT\*3の利得が低下するという弊害があり、後段の雑音の被りが大きくなる。この対策として、後述するHEMT構造と増幅器設計の改良により、利得の低下を抑制している。

### 4. 増幅器の設計

図2に作製したEバンドLNAの外観図およびブロック図を示す。ワイヤ実装品、WLCSP品のチップサイズはそれぞれ2.0mm×1.0mm、2.1mm×1.1mmである。半田ボール径は130μm、ボールの間隔は300μmピッチである。LNAはゲート幅が40μm×4および50μm×6のカレントリユース型増幅器2つからなる。後段の増幅器はいずれもHEMT 2段で構成しているが、初段の増幅器はワイヤ実装品では2段のHEMT、WLCSP品はHEMT 1段あたりのゲインが低い

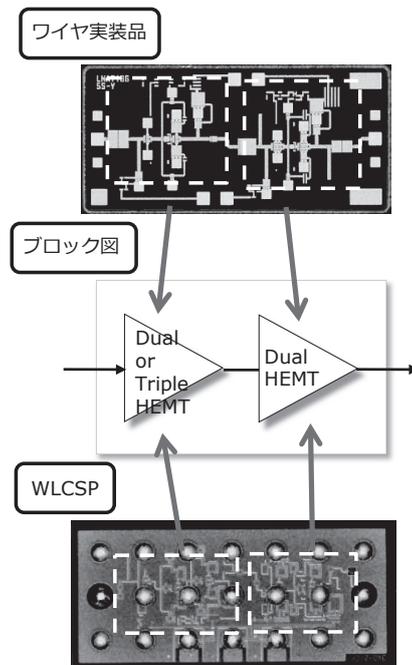


図2 LNAの外観とブロック図

め、3段のHEMTで構成している。

ここで、カレントリユース増幅器について図3を用いて簡単に説明する。第2 HEMTのドレインに供給する電流は、そのソースを介して第1 HEMTにも流れる<sup>(5)</sup>。各HEMTのゲートバイアスは抵抗 $R_S$ によって決定されるが、直流バイアス回路が非常に簡素化できる上に、増幅器のトータル電流を半減できるため、バイアス配線を細線化できる。通常の増幅器と異なり、HEMTの段間が高インピーダンス・電圧駆動になっており、破線部の利得 $S_{21}^{DUAL}$ は、

$$S_{21}^{DUAL} = \frac{(2g_m Z_0)^2 / 2}{(Y_{ds} + Y_{RL}) Z_0 \cos \theta + j(1 + Y_{ds} Y_{RL} Z_0^2) \sin \theta} \dots\dots\dots (4)$$

になる。ここで、 $Y_{ds}$ はHEMTのドレイン-ソース間容量である。分母の絶対値が1/2となるように $\theta$ 、 $Y_{RL}$ を設定すれば利得 $|S_{21}^{DUAL}|$ は $(2g_m Z_0)^2$ と表される。単一のソース接地PHEMTの利得 $|S_{21CSF}|$ は $2g_m Z_0$ であるから、カレントリユース型の利得はdB表示で2倍になる。条件設定により更に高くできる。また、ソース接地PHEMT毎に整合をとって2段構成にする場合に比べて、整合回路損失を半分抑えられるという利点がある。したがって、配線損失の大きいミリ波帯、とくに3-D WLCSPに適した増幅器構成である。

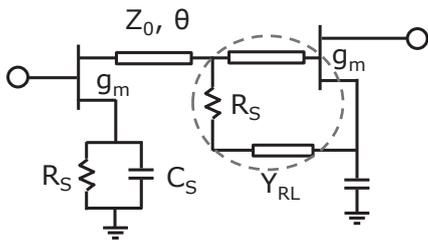


図3 カレントリユース回路

図4に初段の増幅器の回路図を示す。雑音特性を最適化するため、図の点線から入力端子側のインピーダンスが86GHzで $Y_{OPT}$ に合うように入力整合回路を調整した。整合

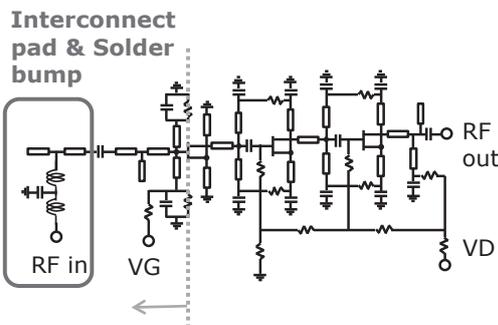


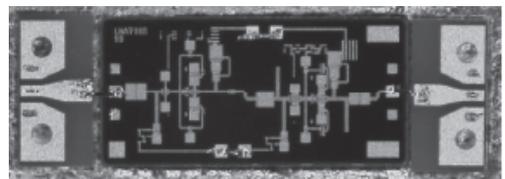
図4 初段増幅器の回路図

回路には枠線で囲った半田ボールや接合部分も含めている。これらの箇所は電磁界解析によりインピーダンスを求めており、半田ボールとの接合部はあらかじめレイアウトを最適化している<sup>(6)</sup>。

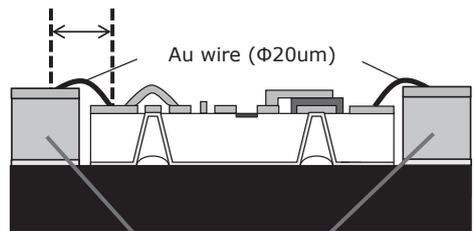
## 5. 雑音特性および増幅特性

ワイヤ実装品とWLCSP品を実装した外観を図5に示す。ワイヤ実装品は銅板にAuSnで貼り付け、入出力端子を $Al_2O_3$ から成るG-S-G変換基板に直径25 $\mu m$ のAuワイヤで接続している。ワイヤはほぼ直線張りで接続されており、長さは約200 $\mu m$ である。200 $\mu m$ というワイヤ長は非常に短く、量産アSEMBリで実現するのは非常に困難である。通常はマージンを見込んだワイヤループをとるため、ワイヤ長は少なくとも300 $\mu m$ 以上は必要になる。変換基板とワイヤによるロス86GHzで約0.3dBと見積られる。WLCSPチップは図5に示す基板(RO4450B:厚み100 $\mu m$ )にリフローにて実装した。チップ端面からプローブ評価を行った校正面までの長さは0.56mmであり、この部分の損失は86GHzでおおよそ0.3dBである。

ワイヤ実装品



Wire length (200um)



Probing pads ( $Al_2O_3$ )

WLCSP

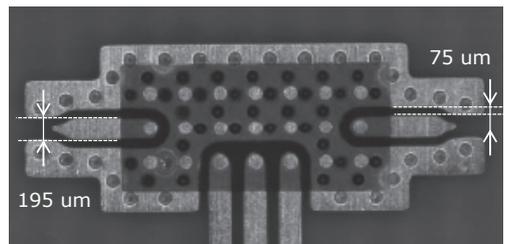


図5 実装外観図

図6に実装前後でのLNAの雑音特性を示す。ワイヤ長200 $\mu\text{m}$ の結果を基にワイヤ長が変化した場合の雑音特性、増幅特性の計算結果も併せて示す。オンチップでの評価ではワイヤ実装用のLNAの方が0.4dB以上雑音特性が優れているが、実装後は差が縮小しており、ワイヤ長が250 $\mu\text{m}$ 以上になるとWLCSP品の方が実装後の雑音特性が優れているのがわかる。このように、WLCSPはワイヤ実装品と比較して、実装が容易なだけでなく、再現性や量産性にも優れた特徴を示している。

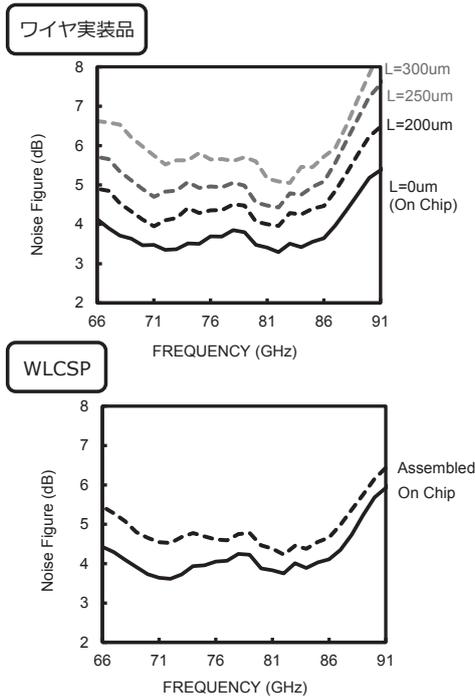


図6 雑音特性

## 6. 結 言

SEDI/SEIが有する3-D WLCSP技術を用いてEバンドLNAを設計、試作した。従来のワイヤ実装品では雑音特性がワイヤ長に強く依存するため、位置合わせやボンディングに非常に高い精度が要求される。一方、WLCSP品では通常のリフロー工程による簡便な実装でワイヤ実装品と同等以上の雑音特性を実現でき、WLCSPが量産性、再現性に優れた技術であることを示せた。今後もSEDIと協力して、WLCSPを用いたミリ波帯製品のラインナップ拡充を継続していく。

## 用語集

### ※1 バリアメタル

半田ボールは金パッドに付けると金を浸食する性質があり、信頼性上大きな問題となる。そこで、半田の浸食を阻止する金属材料でパッドを覆う。この金属材料をバリアメタルと呼ぶ。

### ※2 雑音指数

回路への入力信号のS/Nと出力信号のS/Nの比として定義されている。雑音指数 $N = (S/N)_{IN} / (S/N)_{OUT}$ である。

### ※3 HEMT

高電子移動度トランジスタ (High Electron Mobility Transistor)。半導体ヘテロ接合界面に誘起された2次元電子ガスをチャンネルとした電界効果トランスタであり、高周波特性と雑音特性に優れている。

## 参 考 文 献

- (1) M. Imagawa et al., "Cost effective Wafer-Level Chip Size Package technology and application for high speed wireless communications," in the 39th European Microwave Conf. Proc., Rome, pp. 49-52 (Sept. 2009)
- (2) K. Tsukashima et al., "Cost effective Wafer Level Chip Size Package technology and application to the next generation automotive radar," in the 40th European Microwave Conf. proc., Paris, pp. 280-283 (Sept. 2010)
- (3) K. Tsukashima et al., "E-band receiver and transmitter modules with simply reflow-soldered 3-D WLCSP MMIC's," in the 8th European microwave Integrated Circuits Conf. Proc., Manchester, pp. 588-591 (Oct. 2013)
- (4) T. Tokumitsu, "Three-dimensional MMIC and its evolution to WLCSP technology," SEI Technical Review, no. 72, pp. 35-42 (April 2011)
- (5) Y. Mimino, et al., "High gain-density K-band P-HEMT LNA MMIC for LMDs and satellite communication," in 2000 IEEE International Microwave Symposium Dig., Boston, pp. 17-20 (June 2000)
- (6) T. Kawasaki, et al., "A Full F-band Low Noise Amplifier Realized by Using Novel Wafer-Level Chip Size Package Technology suitable for Reliable Flip-Chip Reflow-Soldering," in 2014 IEEE International Microwave Symposium Dig., Tampa (June 2014)

執 筆 者

---

川崎 健\* : 伝送デバイス研究所 主席



大塚 晃 : 伝送デバイス研究所



久保田 幹 : 伝送デバイス研究所 グループ長



徳満 恒雄 : シニアスペシャリスト  
伝送デバイス研究所 技師長  
工学博士  
IEEE Fellow



長谷川裕一 : 住友電工デバイス・イノベーション(株)  
取締役  
電子デバイス事業部長



---

\*主執筆者